

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-143406

(43)Date of publication of application : 25.05.2001

(51)Int.Cl. G11B 20/14

G11B 5/09

G11B 20/12

G11B 20/18

(21)Application number : 11-328326

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 18.11.1999

(72)Inventor : ESUMI ATSUSHI
OKAZAKI AKIBUMI
SAKAI YUJI

(54) DISK STORAGE DEVICE, AND DATA DECODING METHOD AND DISK MEDIUM APPLIED TO THE DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To actualize the circuit scale and power consumption of a decoder of a disk storage device to nearly the same extent as with a general Reed-Solomon codes, while using plural SYNCs.

SOLUTION: As the data format of a sector having plural SYNCs including a 1st SYNC and a 2nd SYNC, a data format which has ECC for data recorded between the 1st SYNC and 2nd SYNC and information including the data recorded behind the 2nd SYNC is applied, and when the 1st SYNC can be detected through SYNC detection at reading from a target sector, decoding operation including error correction using the ECC between the 1st SYNC and 2nd SYNC is performed to determine a decoding result and when the 2nd SYNC can be detected although the 1st SYNC can not be detected, a decoding result is determined, according to the information which are behind the 2nd SYNC.

LEGAL STATUS

[Date of request for examination]
[Date of sending the examiner's decision
of rejection]
[Kind of final disposal of application other
than the examiner's decision of rejection
or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's
decision of rejection]
[Date of requesting appeal against
examiner's decision of rejection]
[Date of extinction of right]

CLAIMS

[Claim(s)]

[Claim 1] Disk storage with which two or more alignment patterns containing the 1st alignment pattern and the 2nd alignment pattern for synchronous reservation estrange, and are recorded for every predetermined record unit on disk media, and information in which the error correcting code to data contains all the data concerned more back than said 2nd alignment pattern is characterized by applying the data format recorded, respectively between said 1st alignment pattern and said 2nd alignment pattern.

[Claim 2] For every predetermined record unit on disk media, two or more alignment patterns containing the 1st alignment pattern and the 2nd alignment pattern for synchronous reservation estrange, and are recorded. Between said 1st alignment pattern and said 2nd alignment pattern, and the error correcting code to data The information which contains all the data concerned more back than said 2nd alignment pattern A playback means to reproduce data by detecting said alignment pattern from the regenerative signal which is disk storage which applies the data format recorded, respectively, and was read from said target record unit, and securing a synchronization, When said 1st alignment pattern is able to be detected by the alignment pattern detection by said playback means Perform decode actuation including the error correction using said error correcting code between the 1st alignment pattern concerned reproduced by said playback means, and said 2nd alignment pattern, and a decode result is determined. Disk storage characterized by

providing the disk controller equipped with a decode actuation means to determine a decode result based on back information from the 2nd alignment pattern concerned when said 2nd alignment pattern is able to be detected, even if said 1st alignment pattern is undetectable.

[Claim 3] The repeat read-out control means which performs control repeated the number of predetermined times as long as the condition that said 2nd alignment pattern can be detected without said 1st alignment pattern being undetectable continues read-out from a record unit made into said target, A majority judging means by which a majority judging determines playback information from the information for said count of predetermined which contains said back data from said 2nd alignment pattern which was read from the record unit made into said target by control of said repeat read-out control means, and was reproduced by said playback means is provided further. As a result of being able to detect said 2nd alignment pattern, without said 1st alignment pattern being undetectable, when the majority judging by said majority judging means is performed, said decode actuation means Disk storage according to claim 2 characterized by being constituted so that a decode result may be determined based on the information determined by said majority judging means.

[Claim 4] The 2nd error correcting code to said data of small size is contained in the information recorded more back than said 2nd alignment pattern of said record unit from said error correcting code. When said 2nd alignment pattern is able to be detected without said 1st alignment pattern being undetectable, said decode actuation means Disk storage according to claim 2 characterized by being constituted so that decode actuation including the error correction using said 2nd back error correcting code may be performed and a decode result may be determined from the 2nd alignment pattern concerned.

[Claim 5] The 2nd error correcting code to said data of small size is contained in the information recorded more back than said 2nd alignment pattern of said record unit from said error correcting code. The repeat read-out control means which performs control repeated the number of predetermined times as long as the condition that said 2nd alignment pattern can be detected without said 1st alignment pattern being undetectable continues read-out from a record unit made into said target, A majority judging means by which a majority judging determines playback information from the information for said count of predetermined which contains said back data from said 2nd alignment pattern which was read from the record unit made into said target by control of said repeat read-out control means, and was reproduced by said playback means is provided further. As a result of being able to detect said 2nd alignment pattern, without said 1st alignment pattern being undetectable, when the majority judging by said majority judging means is performed, said decode actuation means Disk storage according to claim 2 characterized by being constituted so that decode actuation including the error correction using said 2nd error correcting code in the information determined by said majority judging means may be performed and a

decode result may be determined.

[Claim 6] It is disk storage according to claim 2 to 5 which the error detecting code to said data is contained in the information recorded back from said 2nd alignment pattern of said record unit, and is characterized by constituting said decode actuation means so that the error detection which used said error detecting code for the decision of said decode result may also be applied.

[Claim 7] Each detectable period of two or more of said alignment patterns currently recorded on the record unit made into said target is judged. A notice means of alignment pattern timing to perform the detectable notice of a period which corresponds for every detection period concerned, By whether when an alignment pattern is detected by said playback means, the detectable period notified from said notice means of alignment pattern timing in that case corresponds to which alignment pattern Disk storage according to claim 2 characterized by providing further an alignment pattern judging means to judge the alignment pattern of what position was detected.

[Claim 8] Disk storage according to claim 2 characterized by providing further an alignment pattern judging means to judge the alignment pattern of what position was detected from the pattern class of the detected alignment pattern when the pattern classes of two or more of said alignment patterns differ, respectively and an alignment pattern is detected by said playback means.

[Claim 9] The data format control means controlled so that the error correcting code to the data concerned is sent out from said disk controller ahead of the data concerned at the time of record of the data to the record unit made into said target, Said error correcting code and data which are outputted by control of said data format control means from said disk controller are received. The error correcting code concerned is located between said 1st alignment pattern and said 2nd alignment pattern. Disk storage according to claim 2 characterized by providing further a record means to generate the record signal of a list with which the data concerned are located back, and to send out to said disk-media side from said 2nd alignment pattern.

[Claim 10] It is disk storage which applies the data format on which two or more alignment patterns containing the 1st alignment pattern and the 2nd alignment pattern for synchronous reservation estrange, and are recorded for every predetermined record unit on disk media. A heat asperity detection means to detect generating of heat asperity based on the regenerative signal read from said target record unit, When said 1st alignment pattern cannot be detected by read-out from a record unit made into said target and generating of said heat asperity is detected by said heat asperity detection means, Disk storage characterized by providing a defect registration means to register as a defect the record unit made into said target.

[Claim 11] It is disk storage which applies the data format on which two or more alignment patterns containing the 1st alignment pattern and the 2nd alignment pattern for synchronous reservation estrange, and are recorded for every predetermined

record unit on disk media. A count means to count the count which the condition that said 1st alignment pattern is undetectable generates continuously in the repeat of read-out from said target record unit, Disk storage characterized by providing a defect registration means to register as a defect the record unit made into said target when the number of counts of said count means is more than a count of predetermined.

[Claim 12] Two or more alignment patterns containing the 1st alignment pattern and the 2nd alignment pattern for synchronous reservation are estranged and recorded for every predetermined record unit on disk media. Between said 1st alignment pattern and said 2nd alignment pattern, and the error correcting code to data The information which contains all the data concerned more back than said 2nd alignment pattern is recorded, respectively. When said 1st alignment pattern is able to be detected from the regenerative signal read from the record unit concerned at the time of read-out from said target record unit Perform decode actuation including the error correction using said error correcting code between the 1st alignment pattern and said 2nd alignment pattern concerned, and a decode result is determined. The data decode approach applied to the disk storage characterized by determining a decode result based on back information from the 2nd alignment pattern concerned when said 2nd alignment pattern is able to be detected, even if said 1st alignment pattern is undetectable.

[Claim 13] They are the disk media which have the group of the record unit on which data are recorded. To the data format of said record unit Two or more alignment patterns containing the 1st alignment pattern and the 2nd alignment pattern for synchronous reservation estrange, and are recorded. And disk media with which information in which the error correcting code to data contains all the data concerned more back than said 2nd alignment pattern is characterized by applying the data format recorded, respectively between said 1st alignment pattern and said 2nd alignment pattern.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention has the disk storage which records information or is read, especially two or more alignment patterns (SYNC), and relates to disk media at the data decode approach list applied to the high-density disk store which controlled arrangement of an information cutting tool and an error correcting code (ECC cutting tool), and this equipment.

[0002]

[Description of the Prior Art] A magnetic disk drive is one of those typical of disk storage which used disk media (disk storage) for the record medium which records data. In this magnetic disk drive, data are recorded per sector, and in order to secure a synchronization, SYNC (alignment pattern) is written in front of data. However, when a blemish cannot be in the SYNC section or SYNC cannot be detected by the factor of the phenomenon of heat asperity (Thermal Asperity;TA) occurring in the SYNC section, it becomes impossible to lead data correctly. In addition, heat asperity and the so-called TA mean the phenomenon in which a playback wave (lead signal wave form) is disturbed with the heat generated by contact (collision) to a head and the projection concerned, when a minute projection is on the surface of disk media.

[0003] So, even when one or more SYNC(s) other than the usual SYNC are added and the 1st SYNC (1st SYNC) cannot be detected, the technique which made it possible to secure a synchronization and to lead data correctly is indicated by U.S. Pat. No. 5,844,920 (well-known reference is called hereafter) by detecting the 2nd SYNC (2nd SYNC). The phenomenon in which SYNC is undetectable with a blemish, TA, etc. on current and disk media has arisen, and the effectiveness of using two or more SYNC(s) is clear.

[0004] However, when the 1st SYNC cannot be detected, even if the 2nd SYNC is detected, the data between both SYNC(s) cannot still be led. For this reason, the method of performing the error correction using the IRE jar pointer as one of the approaches for restoring the data between both SYNC(s) by ON-THE-FLY is shown in the above-mentioned well-known reference. That is, an IRE jar pointer is outputted to the data between both SYNC(s).

[0005] Generally, in the Reed Solomon code widely used in the magnetic disk drive, in order to correct t errors, a $2t$ piece redundancy symbol is needed. On the other hand, to s IRE jars, it can correct only s redundancy symbols. Therefore, when the generating location of an error is known, an error correction can be efficiently performed by introducing an IRE jar pointer. Moreover, in order to correct s IRE jars and t errors, an $s+2t$ piece redundancy symbol is needed. From this, there is relation of a trade-off to the number of an IRE jar and the number of a random error which can be corrected.

[0006] On the other hand, with increase of the recording density of a magnetic disk drive, destruction of the data based on a blemish, TA, etc. on disk media (media) continues for many bits, and comes to arise. If such a thing is taken into consideration, spacing of the 1st SYNC and the 2nd SYNC will become large inevitably. At this time, by the technique of a publication, the number of an IRE jar increases to the above-mentioned well-known reference, and the number of the random errors which can be corrected decreases. When spacing of the 1st SYNC and the 2nd SYNC becomes equal to the number of IRE jars which can be corrected, i.e., the number of redundancy symbols, it becomes impossible to completely correct a

random error. This is the upper limit of spacing of both SYNC(s).

[0007] By introducing an IRE jar pointer, the circuit scale for asking for an error evaluation polynomial the error location polynomial and list which require the most complicated count in decode of a Reed Solomon code increases. Although it can expect that an error correcting code will be strengthened from now on, the difference of a circuit scale becomes more remarkable in that case. And since power consumption also becomes large, it becomes disadvantageous for low-power-izing of a magnetic disk drive.

[0008]

[Problem(s) to be Solved by the Invention] In today's magnetic disk drive, data are recorded per sector in many cases. And in each sector, SYNC is written in the head of data. SYNC is used in order to secure the synchronization of data. When SYNC cannot detect correctly (i.e., when the synchronization of data is not secured) and lead actuation is performed as it is, the data with which several bits timing shifted at a time, for example will be read. This will be called a framing error and a read error will continue for the whole sector. Such a big burst error cannot correct ECC, either. Therefore, detection of SYNC serves as an important element which influences the engine performance of a drive.

[0009] Here, it considers raising the recording density of a magnetic disk drive. While enlarging radial track density at this time, development is furthered towards enlarging track recording density of a circumferencial direction. If track recording density increases, the small blemish in disk media will come to affect many bits. Moreover, since a transfer rate becomes high with increase of track recording density, the effect of TA also comes to continue for many bits.

[0010] In case the error by a blemish, TA, etc. on the media produced in data division writes in the data of ECC (error correcting code), i.e., data division, it can be corrected in many cases by ECC generated based on data and EDC (error detecting code) concerned. However, since ECC is not applied to the SYNC section, the error by a blemish, TA, etc. on the disk media in the SYNC section turns into a fatal error. In this case, even if it repeats a retry, SYNC is correctly undetectable in many cases.

[0011] So, by the above-mentioned well-known reference, two or more SYNC(s) are used for one sector, and even when the 1st SYNC cannot be detected, the method which enables the lead of data by detecting the 2nd SYNC is proposed. However, it will be difficult to lead the data between both SYNC(s) correctly, and an error correction will still be performed using an IRE jar.

[0012] On the other hand, if recording density increases as stated previously, destruction of the data based on the blemish and TA on disk media will continue for many bits, and will come to arise. Therefore, in order to employ the advantage by having two or more SYNC(s) efficiently, it is necessary to enlarge spacing of the 1st SYNC and the 2nd SYNC. In this case, if the data between both SYNC(s) are treated as an IRE jar, the number of an IRE jar will increase and the number of the random

errors which can be corrected will decrease. So, an upper limit exists in spacing of both SYNC(s), and the upper limit is equal to the number of IRE jars which can be corrected, i.e., the number of redundancy symbols.

[0013] Installation of an IRE jar pointer increases the circuit scale for asking for an error evaluation polynomial, the error location polynomial and list which require the most complicated count in decode of a Reed Solomon code. Although it can be expected that an error correcting code will be strengthened from now on, the difference of a circuit scale becomes more remarkable in that case. And since power consumption also becomes large, it becomes disadvantageous for low-power-izing of a magnetic disk drive.

[0014] It aims at it being comparable as the decoder of a general Reed Solomon code, and enabling it to realize power consumption in the circuit scale list of the decoder of disk storage, using two or more SYNC(s), in order that this invention might be made in consideration of the above-mentioned situation and may heighten SYNC (alignment pattern) ability to detect.

[0015]

[Means for Solving the Problem] The basic configuration of the disk storage of this invention for every predetermined record unit on disk media Two or more SYNC(s) (alignment pattern) containing the 1st SYNC (the 1st alignment pattern) and the 2nd SYNC (the 2nd alignment pattern) for synchronous reservation estrange, and are recorded. And the error correcting code to data is recorded between the 1st SYNC and the 2nd SYNC. The data format on which the information which contains all the data concerned more back than the 2nd SYNC is recorded is applied. Each following component, i.e., a playback means to reproduce data by detecting SYNC from the regenerative signal read from the target record unit, and securing a synchronization, When the 1st SYNC is able to be detected by the SYNC detection by this playback means Perform decode actuation including the error correction using the error correcting code between the 1st SYNC and the 2nd SYNC which were reproduced by this playback means, and a decode result is determined. Even if the 1st SYNC is undetectable, when the 2nd SYNC is able to be detected, it is characterized by having a disk controller with a decode actuation means to determine a decode result based on back information from the 2nd SYNC concerned.

[0016] In such a configuration, if the 2nd SYNC can be detected even when the 1st SYNC cannot be detected from a target record unit (for example, sector) since all data (information symbol) are recorded more back than the 2nd SYNC, it is the error correcting code (ECC cutting tool) which all data can be led and cannot be led, and it is possible to determine a decode result. This is enabled to constitute a decoder from the usual circuit scale and the power consumption of a Reed Solomon code comparable as a decoder, and a circuit scale and power consumption can be made small as compared with the decoder at the time of using an IRE jar.

[0017] The repeat read-out control means which performs control which repeats

read-out from a target record unit the number of predetermined times in the above-mentioned basic configuration here as long as the condition that the 2nd SYNC can be detected without the ability of the 1st SYNC detecting continues, A majority judging means by which a majority judging determines playback information from the information for the above-mentioned count of predetermined which contains the back above-mentioned data from the 2nd SYNC which was read from the target record unit by control of this repeat read-out control means, and was reproduced by the above-mentioned playback means is added. With the above-mentioned decode actuation means As a result of being able to detect the 2nd SYNC, without the 1st SYNC being undetectable, when the majority judging by the majority judging means is performed, it is also possible to consider as the configuration which determines a decode result based on the information determined by the majority judging means concerned.

[0018] Since a decode result is determined based on the information determined by the majority judging to the back information for the count of predetermined from the 2nd SYNC read by repeat read-out (repeat lead) from a target record unit, although it becomes a little complicated decode actuation technique as compared with the decode actuation technique applied with the previous basic configuration, with such a configuration, better decode error probability is realizable.

[0019] Moreover, in the information containing the above-mentioned data recorded more back than the 2nd SYNC The 2nd ECC cutting tool (redundancy symbol) to the data concerned of size smaller than the above-mentioned ECC cutting tool (redundancy symbol) is made to be contained. (Between the 1st SYNC and the 2nd SYNC) When the 2nd SYNC is able to be detected with a decode actuation means, without the 1st SYNC being undetectable, it is also possible to consider as the configuration which performs decode actuation including the error correction using the back above-mentioned 2nd ECC cutting tool, and determines a decode result from the 2nd SYNC concerned.

[0020] In such a configuration, although a circuit scale and power consumption increase a little as compared with a previous basic configuration since data and the 2nd ECC cutting tool can perform decode actuation including the error correction which could lead, therefore used the 2nd ECC cutting tool concerned, if the 2nd SYNC is detectable even if the 1st SYNC is undetectable, better decode error probability is realizable.

[0021] Moreover, the configuration equipped with the above-mentioned repeat read-out control means and the majority judging means, The configuration which also includes the 2nd ECC cutting tool besides data into the information recorded behind the 2nd SYNC is combined. With the above-mentioned decode actuation means As a result of being able to detect the 2nd SYNC, without the 1st SYNC being undetectable, when the majority judging by the above-mentioned majority judging means is performed It is also possible to consider as the configuration which performs

decode actuation including the error correction using the above-mentioned 2nd ECC cutting tool in the information determined by the majority judging means concerned, and determines a decode result.

[0022] In such a configuration, although a circuit scale and power consumption increase a little as compared with each configuration mentioned previously, better decode error probability is realizable. That is, the decode actuation technique applied with this configuration turns into technique with the best decode error probability.

[0023] Moreover, in the configuration mentioned until now, it is also possible for the error detecting code (EDC cutting tool) to the data concerned which are one of the redundancy symbols to be also made to be contained in the information containing the above-mentioned data recorded more back than the 2nd SYNC, and to consider as the configuration which also applies the error detection which used the above-mentioned EDC cutting tool for the decision of a decode result with the above-mentioned decode actuation means.

[0024] In such a configuration, although format effectiveness falls in order to use EDC, the incorrect correction probability by ECC becomes small. Even when the decode actuation technique in which ECC is not used is applied, the probability to transmit mistaken data becomes small by performing error detection. Therefore, it is effective especially when an error rate is not good.

[0025] In addition, although the 1st SYNC's having been detected or the 1st SYNC is not detected in each above-mentioned configuration, when SYNC is detected by the above-mentioned playback means so that having been detected can recognize, it is good [the 2nd SYNC] to add a SYNC (alignment pattern) judging means to judge SYNC of what position was detected. moreover, for a judgment with this SYNC judging means Each detectable period of two or more SYNC(s) currently recorded per target record is judged. A notice means of SYNC (alignment pattern) timing to perform the detectable notice of a period which corresponds for every detection period concerned is added further. When SYNC is detected by the playback means, it is good to be made to judge SYNC of what position was detected by whether the detectable period notified from the above-mentioned notice means of SYNC timing in that case corresponds to which SYNC. in addition, every -- it is good also as a configuration which SYNC of what position was detected based on the pattern class can judge by changing the pattern class of SYNC.

[0026] In addition, the technique of the decode actuation applied with the equipment (disk storage) of the above configuration may be enacted as invention concerning an approach (the data decode approach). Moreover, this invention is materialized also as disk storage equipped with the disk media which apply the above-mentioned data format. Moreover, the disk media which apply the above-mentioned data format are materialized also as invention of the disk media itself.

[0027] The disk storage of this invention for every [moreover,] predetermined record unit on disk media The data format on which two or more SYNC(s) containing the 1st

SYNC and the 2nd SYNC for synchronous reservation estrange, and are recorded is applied. Each following means, i.e., a TA detection means to detect generating of TA (heat asperity) based on the regenerative signal read from the target record unit, When the 1st SYNC cannot be detected by read-out from the above-mentioned target record unit and generating of TA is detected by the heat asperity detection means, it is characterized also by having a defect registration means to register a target record unit as a defect.

[0028] In such a configuration, when the 1st SYNC cannot be detected and TA has arisen, in order to carry out defect registration of such a record unit in consideration of the ability not to detect the 1st SYNC in many cases even if it leads the corresponding record unit how many times, aggravation of performance can be prevented.

[0029] The disk storage of this invention for every [moreover,] predetermined record unit on disk media The data format on which two or more SYNC(s) containing the 1st SYNC and the 2nd SYNC for synchronous reservation estrange, and are recorded is applied. Each following means, i.e., a count means to count the count which the condition that the 1st SYNC is undetectable generates continuously in the repeat of read-out from a target record unit, When the number of counts of this count means is more than a count of predetermined, it is characterized also by having a defect registration means to register the above-mentioned target record unit as a defect.

[0030] In such a configuration, when the phenomenon in which the 1st SYNC is undetectable by the repeat of read-out from the same record unit occurs continuously repeatedly, in order to carry out defect registration of such a record unit in consideration of the 1st SYNC section of the record unit having defects, such as a blemish on disk media, aggravation of performance can be prevented.

[0031]

[Embodiment of the Invention] Hereafter, this invention is explained with reference to a drawing about the gestalt of the operation applied to the magnetic disk drive.

[0032] Drawing 1 is the block diagram showing the configuration of the magnetic disk drive concerning 1 operation gestalt of this invention. The magnetic disk drive of drawing 1 is roughly divided, and consists of the hard disk controller (HDC) 1, CPU2, the R/W (read/write) channel 3, a VCM/SPM control section 4, and disk enclosure (DE) 5. Generally, HDC1, CPU2, the R/W channel 3, and the VCM/SPM control section 4 are constituted on the same substrate.

[0033] HDC1 has the main control section 11 which controls the HDC1 whole, the data format control section 12, the ECC (error correcting code) control section 13, and a buffer RAM 14. While connecting with a host (host system) through the interface section, it connects with the R/W channel 3, and HDC1 performs data transfer between magnetic disk drives with a host by control of the main control section 11. The lead reference clock (RRCK) generated by the R/W channel 3 is inputted into this HDC1.

[0034] The data format control section 12 changes the data transmitted by the host into the format suitable for recording on disk media (magnetic disk) 50, and changes conversely the data reproduced from disk media 50 into the format suitable for transmitting to a host.

[0035] The ECC control section 13 adds redundancy data (redundancy symbol) to the data (information symbol) to record, in order to enable the correction and detection of an error which are included in the data reproduced from disk media 50. Moreover, the ECC control section 13 performs correction or detection, when it judges whether the error has arisen to the reproduced data and an error is in them. However, the byte count which can correct an error is limited and related to the die length of redundancy data. Namely, many errors can be corrected now by adding many redundancy data. Since format effectiveness will get worse if many redundancy data are added, it is traded off for an error correction possible byte count.

[0036] A buffer RAM 14 saves temporarily the data transmitted by the host, and transmits them to the R/W channel 3 to suitable timing. On the contrary, the lead data transmitted from the R/W channel 3 are saved temporarily, and it transmits to a host to suitable timing after termination of ECC decode processing etc.

[0037] HDC1 has the notice section 15 of SYNC timing of the configuration of drawing 2 in everything but the above-mentioned main control section 11, the data format control section 12, the ECC control section 13, and a buffer RAM 14.

[0038] In the notice section 15 of SYNC timing of drawing 2, the lead gate (RG) which serves as truth to the timing corresponding to the preamble of each sector on a lead reference clock (RRCK) and disk media 50 is inputted into a counter 151. A counter 151 is reset in the input of RG. And a counter 151 counts by making the standup of RRCK into a trigger. The outputs D0–Dn of a counter 151 are connected to the B side input of a comparator 152. The outputs D0–Dn of a register 153 are connected to the A side input of a comparator 152. The contents of this register 153 can be set up from CPU2. Here, the allowed time from the standup of RG to SYNC detection is set to a register 153. A comparator 152 performs the comparison with the input value A from a register 153, and the input value B from a counter 151. And at the time of $A < B$, a comparator 152 makes an output it "0", when other in logic "1" (at the time of $A \geq B$). The output of a register 153 is led to the main control section 11 as a SYNC flag.

[0039] When there are two SYNC(s), the 1st SYNC and the 2nd SYNC, he is trying to set allowed time until the 1st SYNC is detected from the standup of RG to a register 153 with this operation gestalt. It can be checked that the 2nd SYNC has been detected by referring to the value of a SYNC flag when SYNC is detected by this when it was "0" and the 1st SYNC was "1." Also when it has three or more SYNC(s), it can respond easily by extending a register and a comparator. For example, what is necessary is to set the 1st allowed time until the 1st SYNC is detected from the standup of RG, and the 2nd allowed time until the 2nd SYNC is detected from the

standup of RG as a register, respectively, and for a comparator just to compare the value of each register, and the value of a counter, respectively, if it is the case of three SYNC(s). Moreover, you may judge which SYNC was detected by changing the pattern of each SYNC.

[0040] CPU2 is connected with HDC1, the R/W channel 3, the VCM/SPM control section 4, and DE5. CPU2 has FROM21 and RAM22. The program of CPU2 of operation is saved at FROM21.

[0041] It connects with HDC1 and the R/W channel 3 performs data transfer between HDC(s)1. Moreover, it connects with DE5 and the R/W channel 3 performs transmission of a record signal, and reception of a regenerative signal. The R/W channel 3 is divided roughly into the recording system (light channel) and reversion system (lead channel) which are not illustrated. Moreover, the R/W channel 3 also has the TA detecting element 31.

[0042] A scrambler, a RLL (Run Length Limited) encoder, a data generator, a rye TOPURI competition, a light driver, etc. are contained in the recording system of the R/W channel 3. The data transmitted from HDC1 are changed into the sequence which was suitable for record with the scrambler and the RLL encoder. A data generator generates the preamble added to the head of data, and the data of SYNC. With this operation gestalt, in order to use two or more SYNC(s) in the inside of one sector, neither a preamble nor SYNC is necessarily added only to the head of data. And after pre-compensation of NLTS (Non-Linear Transition Shift) is performed by the rye TOPURI competition, the record signal generated by the light driver is supplied to DE5.

[0043] On the other hand, the reversion system of the R/W channel 3 consists of automatic gain control (AGC), sample hold (S/H), a digital to analog converter (A/D), an equalizer, a Viterbi (Viterbi) detector, a RLL decoder, a descrambler, a SYNC detector, etc. First, the regenerative signal transmitted from DE5 is changed into digital data by S/H and A/D, after a gain adjustment is performed by AGC. Next, identification doubled with the class of a partial response with the equalizer is performed. Finally, maximum likelihood decoding is performed by the Viterbi detector and the data generated by the RLL decoder and the descrambler are transmitted to HDC1. A SYNC detector detects SYNC and secures the synchronization of the data in a RLL decoder from the output of a Viterbi detector.

[0044] The TA detecting element 31 of the R/W channel 3 detects TA by supervising the signal level of a regenerative signal. Here, if signal level becomes beyond a predetermined value, it will be considered that the TA detecting element 31 is TA.

[0045] The VCM/SPM control section 4 performs control of a voice coil motor (VCM) 52 and a spindle motor (SPM) 53.

[0046] It connects with the R/W channel 3 and DE5 performs reception of a record signal, and transmission of a regenerative signal. Moreover, DE5 is connected with the VCM/SPM control section 4. DE5 has disk media 50, a head 51, VCM52 and SPM53,

and pre amplifier 54 grade. By a diagram, although the number of disk media 50 is one and the case where the head 51 is arranged only at one field side of disk media 50 is assumed, you may be the configuration that laminating arrangement of two or more disk media 50 was carried out. Moreover, as for a head 51, it is common to be prepared corresponding to each side of disk media 50, respectively.

[0047] The record signal transmitted by the R/W channel 3 is supplied to a head 51 via the pre amplifier 54 in DE5, and is recorded on disk media 50. On the contrary, the signal reproduced by the head 51 from disk media 50 is transmitted to the R/W channel 3 via pre amplifier 54.

[0048] VCM52 in DE5 moves a head 51 to radial [of the disk media 50 concerned], in order to position a head 51 to the target position on disk media 50. Moreover, SPM53 rotates disk media 50.

[0049] Here, the data format in 1 sector in disk media 50 is explained with reference to drawing 3 . Conventionally, as for the data format in 1 sector, having become like drawing 3 (a) is common. However, the format of only a preamble, SYNC, data, and EDC and ECC is shown by a diagram.

[0050] A preamble is used in order to perform a phase lock. The synchronization of the data in a RLL decoder is attained by using SYNC. EDC (error detection signal) and ECC (error correcting code) are added to data. After correcting an error by ECC decode, the incorrect correction probability by ECC can be decreased by detecting a deed error for EDC decode.

[0051] As shown in this drawing, it is recorded in the data format of drawing 3 (a) described above, i.e., the data format generally applied from the former with the magnetic disk drive (HDD), in order of a preamble, SYNC, data, and EDC and ECC.

[0052] Now, by the well-known reference mentioned in the column of [Description of the Prior Art], since the problem which becomes undetectable [SYNC] is coped with when a blemish, TA, etc. on disk media arise in the SYNC section, using two or more SYNC(s) is proposed. In this case, a data format becomes like drawing 3 (b). That is, it is the method of carrying out or more (drawing one) one addition of the SYNC in the middle of data division. here -- the n-th SYNC -- the -- the [nSYNC, a call, and] -- between nSYNC and next ** (n+1) SYNC will be called the n-th section. However, the last section shows the part behind Last SYNC (from immediately after Last SYNC to sector termination).

[0053] Even when the 1st SYNC cannot be detected by using the data format of drawing 3 (b), the exact lead of data is attained by detecting the 2nd SYNC.

[0054] On the other hand, with this operation gestalt, since a decoder is constituted from the circuit scale and power consumption of a general Reed Solomon code comparable as a decoder, the data format shown in drawing 3 (c) or drawing 3 (d) is applied. The description of this data format records ECC on the 1st section, and all data are in the point recorded on the 2nd section, i.e., the point which records an ECC cutting tool before data. In addition, a data format in case drawing 3 (c) does not

use EDC, and drawing 3 (d) are the data formats in the case of using EDC.

[0055] When applying the data format of drawing 3 (c), the data format control section 12 in HDC1 transmits recording information to the R/W channel 3 in order of an ECC cutting tool and data at the time of data logging to disk media 50. Using the preamble of internal generation, the 1st SYNC, and the 2nd SYNC, the R/W channel 3 is processed so that it may be recorded on disk media 50 in order of a preamble, the 1st SYNC, an ECC cutting tool, the 2nd SYNC, and data.

[0056] Moreover, at the time of data logging in the case of applying the data format of drawing 3 (d), the data format control section 12 transmits recording information to the R/W channel 3 in order of an ECC cutting tool, data, and EDC. Using the preamble of internal generation, the 1st SYNC, and the 2nd SYNC, the R/W channel 3 is processed so that it may be recorded on disk media 50 in order of a preamble, the 1st SYNC, an ECC cutting tool, the 2nd SYNC, data, and EDC.

[0057] Here, an ECC cutting tool and an EDC cutting tool are generated by the ECC control section 13 in HDC1. An EDC cutting tool is generated based on the data to record, and, specifically, an ECC cutting tool is generated based on the data concerned and the generated EDC data.

[0058] Although ECC is cannot be led with the configuration which applies the data format of such drawing 3 (c) and (drawing 3 (d)) when the 1st SYNC is not detected but the 2nd SYNC is detected, the lead of data (EDC) is attained. At this time, by performing easy decode actuation using data (EDC), equivalent [as compared with the conventional method] or better decode error probability than it can be realized.

[0059] Hereafter, when the data format of drawing 3 (d) is applied in this operation gestalt that is, the decode actuation when using EDC is described. Drawing 4 shows the flow chart of the decode actuation at the time of applying the data format of drawing 3 (d).

[0060] First, in the reversion system of the R/W channel 3, SYNC is detected at the time of playback of the data of the target sector recorded on disk media 50. When SYNC is detected by the R/W channel 3, the SYNC detection flag which shows that is notified to HDC1 from the R/W channel 3.

[0061] The main control section 11 of HDC1 supervises the condition of a SYNC detection flag according to the flow chart of drawing 4 , and even if it exceeds sufficient period to detect the 2nd SYNC, when it is not shown that SYNC was detectable, it starts retry processing (steps S1 and S2).

[0062] On the other hand, when SYNC is able to be detected within the above-mentioned period, based on the condition of the SYNC flag outputted from the notice section 15 of SYNC timing of the configuration of drawing 2 in which it was prepared by HDC1, it judges as follows whether the main control sections 11 are whether detected SYNC is the 1st SYNC and the 2nd SYNC (step S3). First, since SYNC was detected in allowed time until the 1st SYNC is detected from the standup of RG when a SYNC flag was "0", it is judged with the detected SYNC being the 1st SYNC. On

the other hand, since SYNC was detected after going through allowed time until the 1st SYNC is detected from the standup of RG when a SYNC flag was "1", it is judged with the detected SYNC being the 2nd SYNC.

[0063] When it is judged that the 1st SYNC was detected, the main control section 11 leads the 1st section and the 2nd section (step S4, S5). That is, the main control section 11 leads ECC, data, and all EDC. And the main control section 11 performs ECC decode actuation using the ECC control section 13, and if judged with the error which cannot be corrected having arisen, it will start retry processing (steps S6 and S7). If correction is possible, the main control section 11 corrects using the ECC control section 13, and it moves from it to EDC decode actuation, and retry processing will be started if an error is detected by the EDC decode actuation (step S8, S9). If an error is not detected, the main control section 11 will end decode actuation.

[0064] On the other hand, when it is judged that the 1st SYNC was not detected but the 2nd SYNC was detected by the SYNC detection judging, the main control section 11 leads only the 2nd section which follows the 2nd SYNC (step S10). And the main control section 11 performs EDC decode actuation for the lead data of the 2nd section, if an error is detected, it will start retry processing (steps S11 and S12), and if an error is not detected, it will end decode actuation.

[0065] Although the above explained the decode actuation at the time of applying the data format of drawing 3 (d), when the data format of drawing 3 (c) is applied (i.e., even when not using EDC), it can carry out similarly by removing the processing part relevant to EDC from the flow chart of drawing 4.

[0066] Next, the decode error rate property when performing the above-mentioned decode actuation is considered using the data format of drawing 3 (d) or drawing 3 (c). In connection with the densification of a magnetic disk drive, the byte count recorded on the 1st section is considered that development is furthered towards enlarging. Therefore, suppose that the largest possible byte count recorded on the 1st section is taken. In this operation gestalt, the upper limit of a byte count recordable on the 1st section is equal to an ECC byte count. Moreover, also in the technique of decoding using the IRE jar indicated by said well-known reference, the upper limit of a byte count recordable on the 1st section is equal to an ECC byte count. In this case, since all the error correction capacity of ECC will be used for IRE jar correction, there is no correction capacity of a random error. Therefore, the decode error rate property of the technique applied with this operation gestalt and the decode error rate property of the technique given in well-known reference of having used the IRE jar are equal.

[0067] A hardware change point required in order to realize technique applied with this operation gestalt is only the notice section 15 of SYNC timing shown in drawing 2. The decode actuation shown in the flow chart of drawing 4 is realizable only by modification of the program (firmware) of operation stored in FROM21. On the other

hand, it is necessary to add the circuit for performing IRE jar processing to an ECC decoder circuit by the technique using an IRE jar. In this operation gestalt, it becomes possible from the above thing to constitute a decoder from the usual circuit scale and the power consumption of a Reed Solomon code comparable as a decoder.

[0068] The [1st modification], next the 1st modification of said operation gestalt are explained. This 1st modification cannot detect the 1st SYNC, but applies majority judging processing in decode processing when the 2nd SYNC is detectable. For this reason, a part of procedure of the main control section 11 only differs from the 1st operation gestalt, and drawing 1 is used.

[0069] Hereafter, the case where the data format of drawing 3 (d) is applied is explained to an example with reference to the flow chart of drawing 5 about decode actuation in the 1st modification. The main control section 11 sets a loop counter (loop count) i to 0 first (step S11). And the main control section 11 detects the same SYNC as step S1 in drawing 4 (step S12), and when it cannot be detected, it starts retry processing (step S13). When SYNC is able to be detected, the main control section 11 judges whether SYNC(s) detected according to the condition of the SYNC flag from the notice section 15 of SYNC timing are whether it is the 1st SYNC and the 2nd SYNC like step S3 in drawing 4 (step S14).

[0070] Since the same steps S15–S20 as step S4 in drawing 4 – S9 are performed when the 1st SYNC is detected, concrete explanation of operation is omitted. If there is need, I can want to be able to read explanation of step S4 in said operation gestalt – S9 as steps S15–S20.

[0071] On the other hand, in SYNC detection, when the 1st SYNC is not detected but the 2nd SYNC is detected, the main control section 11 leads only the 2nd section which follows the 2nd SYNC (step S21). And the main control section 11 transmits lead data to a buffer RAM 14, and stores them (step S22).

[0072] Next, the main control section 11 increments a loop counter i one time (step S23), and compares with the constant (reference value) M to which the value of the counter i concerned after the increment is set beforehand (step S24). When the value of Counter i is smaller than M , the main control section 11 repeats return and a series of actuation (that is, lead of the same sector) to SYNC detection of step S1 again about a target sector at the time of $i < M$.

[0073] Thus, the 1st SYNC is not detected, but the 2nd SYNC is detected, and as a result of performing continuously actuation which leads only the 2nd section M times, when it becomes $i=M$ (i.e., when M lead actuation (repeat lead) which continues from a target sector is performed), the main control section 11 performs majority judging processing which mentions a detail later (step S25). And the main control section 11 performs EDC decode actuation after majority judging processing termination, if an error is detected, it will start retry processing (steps S26 and S27), and if an error is not detected, it will end decode actuation.

[0074] Although the above explained the decode actuation at the time of applying the

data format of drawing 3 (d), when the data format of drawing 3 (c) is applied (i.e., even when not using EDC), it can carry out similarly by removing the processing part relevant to EDC from the flow chart of drawing 5 .

[0075] Next, the detail of the majority judging processing in above-mentioned drawing 5 (step S25) is explained with reference to the flow chart of drawing 6 . First, the 1st time, the 2nd time, --, the Mth lead data, and the lead data after a majority judging respectively -- 1st lead data: $d1(1) - d1(N)$ and 2nd lead data: $d2(1) - d2(N)$, --, lead data: $dM(1) - dM(N)$ -- of eye M time -- it sets with lead data: $d'(1) - d'(N)$ after $dM(N)$ and a majority judging. However, N is the byte count of the 2nd section.

[0076] Moreover, it is defined as taking the value which has the maximum number for a majority function $maj(a1, a2, \dots, an)$ among $a1 - an$. When two or more values which have the maximum number exist, any value is taken in them.

[0077] As shown in the flow chart of drawing 6 , the main control section 11 is step S31 of the beginning of majority judging processing, and sets a loop counter j to 0. And the main control section 11 applies a majority function about the j-th byte of M times of lead data, and it asks for $d'(j)$ (step S32). Next, the main control section 11 increments a loop counter j one time.

[0078] Lead data $d'(1) - d'$ after (step S34) and a majority judging (N) is called for by repeating the above actuation until it becomes $j=N$. This lead data $d'(1) - d'(N)$ is set as the object of the EDC decode actuation after the majority judging processing in drawing 5 (step S25).

[0079] Next, the decode error rate property when performing EDC decode actuation for the lead data acquired by the above-mentioned majority judging processing is considered. In connection with the densification of a magnetic disk drive, the byte count recorded on the 1st section is considered that development is furthered towards enlarging. Therefore, suppose that the largest possible byte count recorded on the 1st section is taken. In the 1st modification, the upper limit of a byte count recordable on the 1st section is equal to an ECC byte count. Moreover, also in the technique of decoding using the IRE jar indicated by said well-known reference, the upper limit of a byte count recordable on the 1st section is equal to an ECC byte count. In this case, since all the error correction capacity of ECC will be used for IRE jar correction, there is no correction capacity of a random error.

[0080] First, about the technique of decoding using an IRE jar, the 1st SYNC cannot be detected but a decode error rate when the 2nd SYNC is detectable is searched for. 512 bytes and an ECC byte count are made into 40 bytes, and an EDC byte count is made into 8 bytes for the number of data bytes. At this time, the number of IRE jars becomes 40 bytes, and if at least one of the remaining 520 bytes is led accidentally, an error correction will become impossible. For example, when a symbol error rate is 0.0001, decode error probability is set to 0.0499. Then, error detection by EDC is performed.

[0081] Next, it asks for the decode error probability under the same conditions about

the decode actuation applied in the 1st modification. Even in this case, since an error correction is not performed, if it is led accidentally at least 1 byte, it will serve as a decode error. However, in order to perform a repeat lead and a majority judging, decode error probability becomes small. Now, it is $M=3$, and supposing it performs three repeat leads, 1 time of an error will be allowed during three leads about each cutting tool. At this time, decode error probability is set to 0.0000154, when a symbol error rate is 0.0001. As compared with the decode error probability 0.0499 in the technique of decoding using an IRE jar, decode error probability with triple or more good figures is obtained so that clearly.

[0082] The [2nd modification], next the 2nd modification of said operation gestalt are explained. This 2nd modification cannot detect the 1st SYNC, but the 2nd ECC (ECC2) is used for it in decode processing when the 2nd SYNC is detectable. Therefore, in the 2nd modification, the data format shown in drawing 7 (a) is applied. The description of the data format of this drawing 7 (a) is that it recorded the ECC concerned and the 2nd same ECC (ECC2) in the 2nd section apart from ECC (the 1st ECC) recorded on the 1st section.

[0083] Here, the byte count of ECC and ECC2 is set up as there is relation of $ECC > ECC2$. That is, the byte count (size) of ECC2 is set up fewer (small) than ECC. Therefore, the error correction capacity of ECC2 is low compared with ECC.

[0084] The probability p for the reason made into $ECC > ECC2$ to be able to read the 1st section (inner ECC) The probability to replace with ECC and to perform an error correction using ECC2 is very low greatly ($p \gg 1-p$) therefore more remarkably than the probability $(1-p)$ which cannot be read. Even if it makes ECC2 into ECC, comparable, or the byte count beyond it and gives high error correction capacity, effectiveness is based on few things. This reason is further explained to a detail. First, if the probability that an error cannot be corrected for the probability that an error cannot be corrected using ECC, using E1 and ECC2 is set to E2, "the probability that an error cannot be corrected as a whole" will be set to $p \cdot E1 + (1-p) \cdot E2$. Here, since it is $p \gg 1-p$, the rate that $(1-p) \cdot E2$ occupy to "the probability that an error cannot be corrected as a whole" is very small as compared with $p \cdot E1$. Therefore, even if it increases the byte count of ECC2 even if and makes E2 small, it is difficult to make small "the probability that an error cannot be corrected as a whole." In addition, although arrangement of data and the order of EDC and ECC2 is applied in the 2nd section in the example of drawing 7 (a), it is not necessary to be arrangement of this sequence.

[0085] Hereafter, about decode actuation in the 2nd modification, drawing 1 is used for an example for convenience, and the case where the data format of drawing 7 (a) is applied is explained with reference to the flow chart of drawing 8.

[0086] First, the main control section 11 detects the same SYNC as step S1 in drawing 4 (step S41), and when detection is impossible, it starts retry processing (step S42). When SYNC is able to be detected, the main control section 11 judges

whether SYNC(s) detected according to the condition of the SYNC flag from the notice section 15 of SYNC timing are whether it is the 1st SYNC and the 2nd SYNC like step S3 in drawing 4 (step S43).

[0087] When the 1st SYNC is detected, the same steps S44–S49 as step S4 in drawing 4 – S9 are performed.

[0088] On the other hand, in SYNC detection, when the 1st SYNC is not detected but the 2nd SYNC is detected, the main control section 11 leads only the 2nd section which follows the 2nd SYNC (step S50). Here, next data, and EDC and ECC2 are led, the main control section 11 performs the 2nd ECC decode actuation, and if judged with the error which cannot be corrected having arisen, it will start retry processing (steps S51 and S52). If correction is possible, the main control section 11 corrects and it moves from it to EDC decode actuation, and retry processing will be started if an error is detected by the EDC decode actuation (steps S53 and S54). If an error is not detected, the main control section 11 will end decode actuation.

[0089] Although the 2nd modification described above explained the decode actuation at the time of applying the data format of drawing 7 (a), when a data format without EDC as shown in drawing 7 (b) is applied (i.e., even when not using EDC), it can carry out similarly by removing the processing part relevant to EDC from the flow chart of drawing 8 .

[0090] In the 2nd modification of the above, the addition of the hardware for using ECC2 (the 2nd ECC) is needed as compared with said operation gestalt. However, this problem is avoidable by sharing the usual ECC circuit. Decode error probability becomes good as compared with said operation gestalt. That is, decode error probability becomes small in proportion to the redundancy byte count of ECC2.

However, in order to worsen format effectiveness, a redundancy byte count will be determined from the balance of decode error probability and format effectiveness.

[0091] The [3rd modification], next the 3rd modification of said operation gestalt are explained. This 3rd modification is what combined said the 1st modification and 2nd modification, cannot detect the 1st SYNC but uses the 2nd ECC for a majority judging list in decode processing when the 2nd SYNC is detectable. Therefore, in the 3rd modification, the data format shown in drawing 7 (a) like said 2nd modification is applied.

[0092] Hereafter, about decode actuation in the 3rd modification, drawing 1 is used for an example for convenience, and the case where the data format of drawing 7 (a) is applied is explained with reference to the flow chart of drawing 9 .

[0093] The main control section 11 sets a loop counter i to 0 first (step S61). And the main control section 11 detects SYNC (step S62), and when detection is impossible, it starts retry processing (step S63). When SYNC is able to be detected, the main control section 11 judges whether detected SYNC(s) are whether it is the 1st SYNC and the 2nd SYNC according to the condition of the SYNC flag from the notice section 15 of SYNC timing (step S64).

[0094] When the 1st SYNC is detected, the same steps S65–S70 as step S4 in drawing 4 – S9 are performed. On the other hand, in SYNC detection, when the 1st SYNC is not detected but the 2nd SYNC is detected, the main control section 11 leads processing of steps S21–S23 in drawing 5 , and the same steps S71–S73, i.e., the 2nd section, accumulates it in a buffer RAM 14, and performs actuation which increments a loop counter i one time. As long as the condition that the 1st SYNC is not detected but the 2nd SYNC is detected continues, the above actuation is repeated until the value of a loop counter i is set to M (step S74). And when it comes to $i=M$, the main control section 11 is performed in the procedure which showed the same majority judging processing (step S75) as step S25 in drawing 5 to drawing 6 .

[0095] By majority judging processing, the main control section 11 will perform decode actuation of the 2nd ECC like said 2nd modification for lead data $d'(1) - d'(N)$, if lead data $d'(1) - d'(N)$ is acquired, and if judged with the error which cannot be corrected having arisen, it will start retry processing (steps S76 and S77). If correction is possible, the main control section 11 corrects and it moves from it to EDC decode actuation, and retry processing will be started if an error is detected by the EDC decode actuation (steps S78 and S79). If an error is not detected, the main control section 11 will end decode actuation.

[0096] Although the 3rd modification described above explained the decode actuation at the time of applying the data format of drawing 7 (a), even when a data format without EDC as shown in drawing 7 (b) is applied, it can carry out similarly by removing the processing part relevant to EDC from the flow chart of drawing 9 .

[0097] The decode error probability in the 3rd modification of the above becomes the best in said operation gestalt and said 1st and 2nd modification.

[0098] In addition, in the 3rd modification of the above, and said operation gestalt and said 1st and 2nd modification, the data format shown in drawing 10 (a), (b), and (c) is also applicable. Drawing 10 (a) shows the data format which records some ECC cutting tools on the 1st section, and records the remaining ECC cutting tools on the 2nd section. Although the ECC cutting tool who records on the 2nd section is stationed in the example of drawing 10 (a) just before data, the arrangement location may be arbitrary and may be immediately after data or EDC.

[0099] Drawing 10 (b) shows the data format in the case of having three or more SYNC(s). The part shown with the sign 101 in drawing shows that the group of SYNC and data continues in the total –three SYNC(s), when it is shown that the data in front of that continue when SYNC is three and SYNC exceeds three. Here, some ECC cutting tools may be recorded like the data format of drawing 10 (a) in addition to the 1st section.

[0100] Drawing 10 (c) shows the data format which records a preamble also before the 2nd SYNC. By applying this data format, even when a phase lock is not made in the 1st preamble, a phase lock can be performed using the 2nd preamble. Here, some ECC cutting tools may have the thing which has three or more SYNC(s), or three

preambles or more like the data format of drawing 10 (a) like the data format of the thing recorded in addition to the 1st section, or drawing 10 (b). Moreover, what is necessary is just to record the 2nd ECC concerned on sections other than the 1st section, when using the 2nd ECC (ECC2).

[0101] The [4th modification], next the 4th modification of said operation gestalt are explained. This 4th modification will add the defect add function which registers the sector which corresponds under certain conditions as a defect sector, if TA has arisen when the 1st SYNC cannot be detected in said operation gestalt.

[0102] Hereafter, about decode actuation in the 4th modification, drawing 1 is used for an example for convenience, and the case where the data format of drawing 3 (d) is applied is explained with reference to the flow chart of drawing 11 .

[0103] The main control section 11 sets to 0 first the defect flag which shows whether TA has occurred with the sector used as the candidate for a lead (step S81). Next, the main control section 11 detects SYNC (step S82), and when detection is impossible, it starts retry processing (step S83). When SYNC is able to be detected, the main control section 11 judges whether detected SYNC(s) are whether it is the 1st SYNC and the 2nd SYNC according to the condition of the SYNC flag from the notice section 15 of SYNC timing (step S84).

[0104] When the 1st SYNC is detected, the same steps S85–S90 as step S4 in drawing 4 – S9 are performed.

[0105] On the other hand, in SYNC detection, when the 1st SYNC is not detected but the 2nd SYNC is detected, it judges whether TA has produced the main control section 11 from the output of the TA detecting element 31 of the R/W channel 3 (step S91).

[0106] When TA has arisen (it can judge), the main control section 11 sets a defect flag to 1 (step S92), it is step S3 in drawing 4 , and only the 2nd section is led like the case where the 1st SYNC was not detected but the 2nd SYNC is detected after an appropriate time (step S93). On the other hand, when TA has not arisen, the main control section 11 leads only the 2nd section as it is, without operating a defect flag (step S93).

[0107] The main control section 11 will start retry processing, if only the 2nd section is led, EDC decode actuation will be performed for the lead data and an error will be detected (steps S94 and S95). On the other hand, if an error is not detected, the main control section 11 will perform the defect flag check for a defect registration judging (step S96). If a defect flag becomes one, the main control section 11 will judge with a current sector having high possibility that TA has occurred in the 1st SYNC section, will register the sector concerned as a defect, will perform defect registration processing which assigns other alternate sectors (step S97), and will end decode actuation. On the other hand, if a defect flag becomes zero, the main control section 11 will judge that the current sector has not generated for TA in the 1st SYNC section, and decode actuation will be ended as it is.

[0108] Although the above explained the decode actuation at the time of applying the data format of drawing 3 (d), when the data format of drawing 3 (c) is applied (i.e., when not using EDC), or also when information other than the ECC cutting tool except data is also recorded on the 1st section, it can apply (for example, when the preamble is recorded also before the 2nd SYNC like drawing 10 (c)). Moreover, the defect registration technique applied in this 4th modification is applicable also to said the 1st thru/or 3rd modification.

[0109] Moreover, in this 4th modification, although the 1st SYNC is undetectable, when the 2nd SYNC is able to be detected, the existence of TA generating is investigated, and although explained as what sets a defect flag 1 in TA generating, it does not restrict to this. For example, also when neither the 1st SYNC nor the 2nd SYNC can detect, the existence of TA generating is investigated (when set to NO at step S82), in TA generating, a defect flag is set 1, and the judgment (defect flag = judgment of 1) of the above-mentioned step S96 is performed, and it may be made to carry out defect registration just before decode actuation termination.

[0110] The [5th modification], next the modification (the 5th modification is called hereafter) of said 1st modification are explained. This 5th modification adds the defect add function which registers the sector which corresponds under certain conditions as a defect sector, when the phenomenon in which the 1st SYNC is undetectable produces continuously only the count D appointed beforehand.

[0111] Hereafter, about decode actuation in the 5th modification, drawing 1 is used for an example for convenience, and the case where the data format of drawing 3 (d) is applied is explained with reference to the flow chart of drawing 12 .

[0112] The main control section 11 sets a loop counter i to 0 first (step S101). Next, the main control section 11 detects SYNC (step S102), and when detection is impossible, it starts retry processing (step S103). When SYNC is able to be detected, the main control section 11 judges whether detected SYNC(s) are whether it is the 1st SYNC and the 2nd SYNC according to the condition of the SYNC flag from the notice section 15 of SYNC timing (step S104).

[0113] When the 1st SYNC is detected, the same steps S105–S110 as step S4 in drawing 4 – S9 are performed. Here, if EDC decode actuation is performed and an error is not detected, it will move from the main control section 11 to the defect registration judging (step S118) mentioned later.

[0114] On the other hand, in SYNC detection, when the 1st SYNC is not detected but the 2nd SYNC is detected, the main control section 11 leads processing of steps S21–S23 in drawing 5 , and the same steps S111–S113, i.e., the 2nd section, accumulates it in a buffer RAM 14, and performs actuation which increments a loop counter i one time. As long as the 1st SYNC is not detected but the 2nd SYNC is detected, the above actuation is repeated until the value of a loop counter i is set to M (step S114). And when it comes to i=M, the main control section 11 is performed in the procedure which showed the same majority judging processing (step S115) as

step S25 in drawing 5 to drawing 6 .

[0115] By majority judging processing, the main control section 11 will perform decode actuation of EDC like said 1st modification for lead data $d'(1) - d'(N)$, if lead data $d'(1) - d'(N)$ is acquired, and if an error is detected, it will start retry processing (steps S116 and S117).

[0116] On the other hand, if an error is not detected, it will move from the main control section 11 to a defect registration judging (step S118), without ending decode actuation unlike said 1st modification.

[0117] The main control section 11 performs the defect registration judging of step S118 based on the value of a loop counter i . That is, the main control section 11 compares the constant D (however, $D \leq M$) beforehand determined as the value of a loop counter i , and judges whether a current sector is registered as a defect sector by whether the value of i is more than D .

[0118] When [whose value of a loop counter i is more than D] the 1st SYNC is not case that is, detected more than D time continuously, but the 2nd SYNC is detected and a lead is performed repeatedly, the main control section 11 registers the present sector as a defect sector, performs defect registration processing which assigns other alternate sectors (step S119), and ends decode actuation. On the other hand, when the value of a loop counter i is under D , the main control section 11 judges the present sector noting that it is not a defect sector, and ends decode actuation as it is.

[0119] Although the above explained the decode actuation at the time of applying the data format of drawing 3 (d), when the data format of drawing 3 (c) is applied (i.e., when not using EDC), or also when information other than the ECC cutting tool except data is also recorded on the 1st section, it can apply (for example, when the preamble is recorded also before the 2nd SYNC like drawing 10 (c)). Moreover, the defect registration technique applied in this 5th modification is applicable also to said 3rd modification.

[0120] Moreover, although it explained in this 5th modification as what repeats read-out from a target sector within the limit of M times as long as the condition that the 2nd SYNC was detectable continued, although the 1st SYNC was undetectable, it does not restrict to this. For example, when the 1st SYNC is undetectable, you may make it repeat read-out from a target sector regardless of whether the 2nd SYNC was detected. In this case, what is necessary is just to carry out defect registration of the sector concerned, if the counter j which counts the number of repeats of read-out from the target sector by the 1st SYNC only not being detected apart from the loop counter i which counts the number of repeats of read-out from the target sector by the 2nd SYNC having been detected is formed and the value of this j becomes more than D , although the 1st SYNC is undetectable.

[0121] In addition, although the operation gestalt including each above modification explained the case where this invention was applied to a magnetic disk drive, it cannot restrict to this and this invention can be carried out to the whole disk storage

equipped with the disk media which apply the data format on which two or more SYNC(s) are recorded for every predetermined record unit, such as optical-magnetic disc equipment and a floppy disk drive unit. Moreover, the data format of the sector on the disk media applied with the above operation gestalt (record unit) is applicable not only to rewritable disk media but read-only disk media, such as CD-ROM.

[0122]

[Effect of the Invention] Using two or more SYNC(s) according to this invention, in order to heighten SYNC ability to detect, as explained in full detail above By having applied the data format by which error detecting code (ECC cutting tool) is recorded between the 1st SYNC and the 2nd SYNC, and the information containing all the data is recorded behind the 2nd SYNC Even when the 1st SYNC cannot be detected, as long as the 2nd SYNC can be detected, all data can be led, thereby, are comparable as the decoder of a general Reed Solomon code in the circuit scale list of a decoder, and can realize power consumption in it.

[0123] Moreover, since the decode result was determined based on a repeat lead and the information acquired by majority judging when the 2nd SYNC was detectable according to this invention, even if the 1st SYNC was undetectable, better decode error probability is realizable.

[0124] By moreover, the thing which is considered as the configuration which applied the data format on which the 2nd ECC cutting tool of size smaller than not only data but the ECC cutting tool between the 1st SYNC and the 2nd SYNC is recorded more back than the 2nd SYNC according to this invention Since decode actuation which includes an error correction by using the 2nd ECC cutting tool is performed and a decode result can be determined when the 2nd SYNC is detectable, even if the 1st SYNC is undetectable, better decode error probability is realizable.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The block diagram showing the configuration of the magnetic disk drive concerning 1 operation gestalt of this invention.

[Drawing 2] The block diagram showing the configuration of the notice section 15 of SYNC timing in drawing 1 .

[Drawing 3] Drawing showing the data format of the sector (record unit) applied with the disk media 50 in drawing 1 as contrasted with the conventional data format.

[Drawing 4] The flow chart which shows the procedure of the decode actuation at the time of applying the data format of drawing 3 (d) in this operation gestalt.

[Drawing 5] The flow chart which shows the procedure of the decode actuation at the

time of applying the data format of drawing 3 (d) in the 1st modification of this operation gestalt.

[Drawing 6] The flow chart which shows the detailed procedure of the majority judging processing in drawing 5 (step S25).

[Drawing 7] Drawing showing the data format of the sector applied in the 2nd modification of this operation gestalt.

[Drawing 8] The flow chart which shows the procedure of the decode actuation at the time of applying the data format of drawing 7 (a) in the 2nd modification of the above.

[Drawing 9] The flow chart which shows the procedure of the decode actuation at the time of applying the data format of drawing 7 (a) in the 3rd modification of this operation gestalt.

[Drawing 10] Drawing showing the modification of the data format of a sector.

[Drawing 11] The flow chart which shows the procedure of the decode actuation at the time of applying the data format of drawing 3 (d) in the 4th modification of this operation gestalt.

[Drawing 12] The flow chart which shows the procedure of the decode actuation at the time of applying the data format of drawing 3 (d) in the 5th modification of this operation gestalt.

[Description of Notations]

1 -- HDC (disk controller)

2 -- CPU

3 -- R/W channel (a playback means, record means)

4 -- VCM/SPM control section

5 -- DE (disk enclosure)

11 -- Main control section (a repeat read-out control means, a majority judging means, an alignment pattern judging means, a decode actuation means, a defect registration means, count means)

12 -- Data format control section

13 -- ECC (error correcting code) control section (decode actuation means)

14 -- Buffer RAM

15 -- Notice section of SYNC timing (notice means of alignment pattern timing)

31 -- TA detecting element (heat asperity detection means)

50 -- Disk media

151 -- Counter

152 -- Comparator

153 -- Register

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-143406
(P2001-143406A)

(43) 公開日 平成13年5月25日 (2001.5.25)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
G 1 1 B 20/14	3 5 1	G 1 1 B 20/14	3 5 1 Z 5 D 0 3 1
5/09	3 3 1	5/09	3 3 1 5 D 0 4 4
	3 6 1		3 6 1 Z
20/12		20/12	
20/18	5 5 0	20/18	5 5 0 Z
審査請求 未請求 請求項の数13 O L (全 18 頁) 最終頁に続く			

(21) 出願番号 特願平11-328326

(22) 出願日 平成11年11月18日 (1999. 11. 18)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 江角 淳

東京都青梅市末広町2丁目9番地 株式会
社東芝青梅工場内

(72) 発明者 岡崎 晃文

東京都青梅市末広町2丁目9番地 株式会
社東芝青梅工場内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外6名)

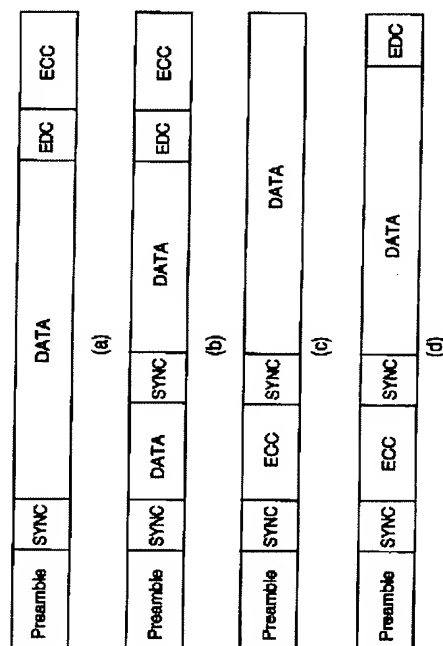
最終頁に続く

(54) 【発明の名称】 ディスク記憶装置、同装置に適用されるデータ復号方法並びにディスク媒体

(57) 【要約】

【課題】複数のSYNCを利用しながら、ディスク記憶装置の復号器の回路規模並びに消費電力を一般的なリードソロモン符号の復号器と同程度で実現する。

【解決手段】第1 SYNC及び第2 SYNCを含む複数のSYNCを持つセクタのデータフォーマットとして、図3 (c) または (d) の例のように、第1 SYNCと第2 SYNCとの間にデータに対するECCが記録され、第2 SYNCより後ろに当該データを含む情報が記録されるデータフォーマットを適用し、目標セクタからの読み出し時のSYNC検出で第1 SYNCが検出できなかった場合には、第1 SYNCと第2のSYNCとの間のECCを利用した誤り訂正を含む復号操作を行って復号結果を決定し、第1 SYNCが検出できなくても第2 SYNCが検出できなかった場合には、当該第2 SYNCより後ろの情報に基づき復号結果を決定する。



【特許請求の範囲】

【請求項1】 ディスク媒体上の所定の記録単位毎に、第1同期パターン及び第2同期パターンを含む同期確保用の複数の同期パターンが離間して記録され、且つ前記第1同期パターンと前記第2同期パターンとの間にはデータに対する誤り訂正符号が、前記第2同期パターンより後ろには当該データの全てを含む情報が、それぞれ記録されるデータフォーマットを適用することを特徴とするディスク記憶装置。

【請求項2】 ディスク媒体上の所定の記録単位毎に、第1同期パターン及び第2同期パターンを含む同期確保用の複数の同期パターンが離間して記録され、且つ前記第1同期パターンと前記第2同期パターンとの間にはデータに対する誤り訂正符号が、前記第2同期パターンより後ろには当該データの全てを含む情報が、それぞれ記録されるデータフォーマットを適用するディスク記憶装置であって、目標とする前記記録単位から読み出された再生信号から前記同期パターンを検出して同期を確保することでデータを再生する再生手段と、前記再生手段による同期パターン検出で前記第1同期パターンが検出できた場合には、前記再生手段により再生された当該第1同期パターンと前記第2の同期パターンとの間の前記誤り訂正符号を利用した誤り訂正を含む復号操作を行って復号結果を決定し、前記第1同期パターンが検出できなくても前記第2同期パターンが検出できた場合には、当該第2同期パターンより後ろの情報に基づき復号結果を決定する復号操作手段を備えたディスクコントローラとを具備することを特徴とするディスク記憶装置。

【請求項3】 前記目標とする記録単位からの読み出しを、前記第1同期パターンが検出できずに前記第2同期パターンが検出できる状態が継続する限り所定回数繰り返す制御を行う繰り返し読み出し制御手段と、前記繰り返し読み出し制御手段の制御により前記目標とする記録単位から読み出されて前記再生手段により再生された前記第2同期パターンより後ろの前記データを含む前記所定回数分の情報から多数決判定により再生情報を決定する多数決判定手段とを更に具備し、前記復号操作手段は、前記第1同期パターンが検出できずに前記第2同期パターンが検出できた結果、前記多数決判定手段による多数決判定が行われた場合には、前記多数決判定手段により決定された情報に基づき復号結果を決定するように構成されていることを特徴とする請求項2記載のディスク記憶装置。

【請求項4】 前記記録単位の前記第2同期パターンより後ろに記録される情報には前記誤り訂正符号より小さいサイズの前記データに対する第2の誤り訂正符号が含まれており、前記復号操作手段は、前記第1同期パターンが検出でき

ずに前記第2同期パターンが検出できた場合には、当該第2同期パターンより後ろの前記第2誤り訂正符号を利用した誤り訂正を含む復号操作を行って復号結果を決定するように構成されていることを特徴とする請求項2記載のディスク記憶装置。

【請求項5】 前記記録単位の前記第2同期パターンより後ろに記録される情報には前記誤り訂正符号より小さいサイズの前記データに対する第2の誤り訂正符号が含まれており、

前記目標とする記録単位からの読み出しを、前記第1同期パターンが検出できずに前記第2同期パターンが検出できる状態が継続する限り所定回数繰り返す制御を行う繰り返し読み出し制御手段と、

前記繰り返し読み出し制御手段の制御により前記目標とする記録単位から読み出されて前記再生手段により再生された前記第2同期パターンより後ろの前記データを含む前記所定回数分の情報から多数決判定により再生情報を決定する多数決判定手段とを更に具備し、

前記復号操作手段は、前記第1同期パターンが検出できずに前記第2同期パターンが検出できた結果、前記多数決判定手段による多数決判定が行われた場合には、前記多数決判定手段により決定された情報中の前記第2の誤り訂正符号を利用した誤り訂正を含む復号操作を行って復号結果を決定するように構成されていることを特徴とする請求項2記載のディスク記憶装置。

【請求項6】 前記記録単位の前記第2同期パターンより後ろに記録される情報には前記データに対する誤り検出符号が含まれており、

前記復号操作手段は、前記復号結果の決定に前記誤り検出符号を利用した誤り検出をも適用するように構成されていることを特徴とする請求項2乃至請求項5のいずれかに記載のディスク記憶装置。

【請求項7】 前記目標とする記録単位に記録されている前記複数の同期パターンの各検出可能期間を判定して、当該各検出期間毎に対応する検出可能期間通知を行う同期パターンタイミング通知手段と、

前記再生手段により同期パターンが検出された場合、その際に前記同期パターンタイミング通知手段から通知されている検出可能期間がいずれの同期パターンに対応するかにより、何番目の同期パターンが検出されたかを判定する同期パターン判定手段とを更に具備することを特徴とする請求項2記載のディスク記憶装置。

【請求項8】 前記複数の同期パターンのパターン種類がそれぞれ異なっており、

前記再生手段により同期パターンが検出された場合、その検出された同期パターンのパターン種類から、何番目の同期パターンが検出されたかを判定する同期パターン判定手段とを更に具備することを特徴とする請求項2記載のディスク記憶装置。

【請求項9】 前記目標とする記録単位へのデータの記

録時に、当該データに対する誤り訂正符号が当該データより先に前記ディスクコントローラから送出されるように制御するデータフォーマット制御手段と、前記データフォーマット制御手段の制御により前記ディスクコントローラから出力される前記誤り訂正符号及びデータを受けて、前記第1同期パターンと前記第2同期パターンとの間に当該誤り訂正符号が位置し、前記第2同期パターンより後ろに当該データが位置する並びの記録信号を生成して前記ディスク媒体側に送出する記録手段とを更に具備することを特徴とする請求項2記載のディスク記憶装置。

【請求項10】 ディスク媒体上の所定の記録単位毎に、第1同期パターン及び第2同期パターンを含む同期確保用の複数の同期パターンが離間して記録されるデータフォーマットを適用するディスク記憶装置であって、目標とする前記記録単位から読み出された再生信号に基づいて熱アスペリティの発生を検出する熱アスペリティ検出手段と、前記目標とする記録単位からの読み出しで前記第1同期パターンが検出できないときに前記熱アスペリティ検出手段により前記熱アスペリティの発生が検出された場合、前記目標とする記録単位をディフェクトとして登録するディフェクト登録手段とを具備することを特徴とするディスク記憶装置。

【請求項11】 ディスク媒体上の所定の記録単位毎に、第1同期パターン及び第2同期パターンを含む同期確保用の複数の同期パターンが離間して記録されるデータフォーマットを適用するディスク記憶装置であって、目標とする前記記録単位からの読み出しの繰返しで前記第1同期パターンが検出できない状態が連続して発生する回数をカウントするカウント手段と、前記カウント手段のカウント数が所定回数以上の場合、前記目標とする記録単位をディフェクトとして登録するディフェクト登録手段とを具備することを特徴とするディスク記憶装置。

【請求項12】 ディスク媒体上の所定の記録単位毎に、第1同期パターン及び第2同期パターンを含む同期確保用の複数の同期パターンを離間して記録し、且つ前記第1同期パターンと前記第2同期パターンとの間にはデータに対する誤り訂正符号を、前記第2同期パターンより後ろには当該データの全てを含む情報をそれぞれ記録し、目標とする前記記録単位からの読み出し時に、当該記録単位から読み出された再生信号から前記第1同期パターンが検出できた場合には、当該第1同期パターンと前記第2の同期パターンとの間の前記誤り訂正符号を利用した誤り訂正を含む復号操作を行って復号結果を決定し、前記第1同期パターンが検出できなくても前記第2同期パターンが検出できた場合には、当該第2同期パターンより後ろの情報に基づき復号結果を決定することを特徴

とするディスク記憶装置に適用されるデータ復号方法。

【請求項13】 データが記録される記録単位の群を有するディスク媒体であって、前記記録単位のデータフォーマットに、第1同期パターン及び第2同期パターンを含む同期確保用の複数の同期パターンが離間して記録され、且つ前記第1同期パターンと前記第2同期パターンとの間にはデータに対する誤り訂正符号が、前記第2同期パターンより後ろには当該データの全てを含む情報が、それぞれ記録されるデータフォーマットを適用したことを特徴とするディスク媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、情報を記録し或いは読み出すディスク記憶装置、特に複数の同期パターン（SYNC）を有し、情報バイトと誤り訂正符号（ECCバイト）の配置を制御した高密度ディスク記憶装置、同装置に適用されるデータ復号方法並びにディスク媒体に関する。

【0002】

【従来の技術】データを記録する記録媒体にディスク媒体（ディスク記憶媒体）を用いたディスク記憶装置の代表的なものに磁気ディスク装置がある。この磁気ディスク装置においては、セクタ単位でデータが記録され、同期を確保するためにデータの前にSYNC（同期パターン）が書き込まれる。しかし、SYNC部に傷があったり、SYNC部で熱アスペリティ（Thermal Asperity; TA）という現象が発生するなどの要因で、SYNCが検出できない場合、データを正確にリードすることが不可能となる。なお、熱アスペリティ、いわゆるTAとは、ディスク媒体の表面に微小な突起があった場合に、ヘッドと当該突起との接触（衝突）により発生する熱で再生波形（リード信号波形）が乱される現象をいう。

【0003】そこで、米国特許5,844,920（以下、公知文献と称する）には、通常のSYNCの他に、1つ以上のSYNCを追加し、第1SYNC（1番目のSYNC）が検出できない場合でも第2SYNC（2番目のSYNC）を検出することにより、同期を確保してデータを正確にリードすることを可能とした技術が記載されている。現在、ディスク媒体上の傷やTAなどによりSYNCが検出できない現象が生じており、2つ以上のSYNCを利用することの有効性は明らかである。

【0004】しかし、第1SYNCが検出できない場合には、第2SYNCが検出されたとしても、両SYNC間のデータは依然としてリード不可能である。このため上記公知文献には、両SYNC間のデータを復元するための方法の1つとして、イレージャーポインタを用いた誤り訂正をON-THE-FLYで行う方法が示されている。即ち、両SYNC間のデータに対してイレージャーポインタを出力する。

【0005】一般に、磁気ディスク装置において広く利用されているリードソロモン符号では、 t 個の誤りを訂正するために $2t$ 個の冗長シンボルを必要とする。これに対し、 s 個のイレージャーに対しては s 個の冗長シンボルのみで訂正可能である。したがって、誤りの発生位置が分かっている場合、イレージャーポイントを導入することにより効率的に誤り訂正を行うことができる。また、 s 個のイレージャーと t 個の誤りを訂正するためには、 $s+2t$ 個の冗長シンボルが必要となる。このことから、訂正できるイレージャーの個数とランダム誤りの個数にはトレードオフの関係がある。

【0006】一方、磁気ディスク装置の記録密度の増大と共にディスク媒体（メディア）上の傷やTAなどによるデータの破壊が多くのビットに亘って生じるようになる。このようなことを考慮すると、第1 SYNCと第2 SYNCとの間隔は必然的に大きくなる。このとき、上記公知文献に記載の手法ではイレージャーの個数が増加し、訂正できるランダム誤りの数が減少する。第1 SYNCと第2 SYNCの間隔が訂正可能イレージャー数、すなわち冗長シンボル数と等しくなると、ランダム誤りを全く訂正できなくなる。これが両 SYNCの間隔の上限値である。

【0007】イレージャーポイントを導入することにより、リードソロモン符号の復号において最も複雑な計算を要する誤り位置多項式、並びに誤り評価多項式を求めるための回路規模が増大する。今後、誤り訂正符号が強化されていくことが予想できるが、その場合、回路規模の差はより顕著になる。そして、消費電力も大きくなるため、磁気ディスク装置の低消費電力化には不利となる。

【0008】

【発明が解決しようとする課題】今日の磁気ディスク装置では、データはセクタ単位で記録されることが多い。そして、各セクタにおいて、データの先頭には SYNC が書き込まれる。SYNC は、データの同期を確保するために用いられる。SYNC が正確に検出できない場合、即ちデータの同期が確保されていない場合、そのままリード動作を行うと、例えば数ビットずつタイミングがずれたデータが読み出されることになる。これは、フレーミングエラーと呼ばれるもので、リードエラーはセクタ全体に亘ることになる。このような大きなバーストエラーは ECC でも訂正不可能である。従って、SYNC の検出はドライブの性能を左右する重要な要素となっている。

【0009】ここで、磁気ディスク装置の記録密度を上げていくことを考える。このとき、半径方向のトラック密度を大きくすると共に、円周方向の線記録密度も大きくする方向で開発が進められる。線記録密度が増大すると、ディスク媒体における小さな傷が多くのビットに影響を与えるようになる。また、線記録密度の増大と共に

転送レートが高くなるため、TAの影響も多くのビットに亘るようになる。

【0010】データ部で生じたメディア上の傷やTAなどによるエラーは、ECC（誤り訂正符号）、つまりデータ部のデータを書き込む際に当該データ及びEDC（誤り検出符号）をもとに生成されたECCにより訂正可能である場合が多い。ところが、SYNC部にはECCが適用されていないことから、SYNC部におけるディスク媒体上の傷やTAなどによるエラーは、致命的なエラーとなる。この場合、リトライを繰り返してもSYNCを正しく検出できないことが多い。

【0011】そこで、上記公知文献では、1つのセクタに2つ以上のSYNCを用い、第1 SYNCが検出できない場合でも第2 SYNCを検出することでデータのリードを可能にする方式が提案されている。但し、依然として両 SYNC間のデータは正確にリードすることは難しく、イレージャーを利用して誤り訂正を行うことになる。

【0012】一方、先に述べたように、記録密度が増大するとディスク媒体上の傷やTAによるデータの破壊が多くのビットに亘って生じるようになる。したがって、複数のSYNCを有することによる利点を生かすためには、第1 SYNCと第2 SYNCの間隔を大きくする必要がある。この場合、両 SYNC間のデータをイレージャーとして扱うと、イレージャーの個数が増加し、訂正できるランダム誤りの数が減少する。それゆえに、両 SYNCの間隔には上限値が存在し、その上限値は訂正可能なイレージャー数、即ち冗長シンボル数に等しい。

【0013】イレージャーポイントを導入すると、リードソロモン符号の復号において最も複雑な計算を要する誤り位置多項式、並びに誤り評価多項式を求めるための回路規模が増大する。今後、誤り訂正符号が強化されていくことが予想できるが、その場合、回路規模の差はより顕著になる。そして、消費電力も大きくなるため、磁気ディスク装置の低消費電力化には不利となる。

【0014】本発明は上記事情を考慮してなされたもので、SYNC（同期パターン）検出能力を高めるために複数のSYNCを利用しながら、ディスク記憶装置の復号器の回路規模並びに消費電力を一般的なリードソロモン符号の復号器と同程度で実現できるようにすることを目的とする。

【0015】

【課題を解決するための手段】本発明のディスク記憶装置の基本構成は、ディスク媒体上の所定の記録単位毎に、第1 SYNC（第1同期パターン）及び第2 SYNC（第2同期パターン）を含む同期確保用の複数のSYNC（同期パターン）が離間して記録され、且つ第1 SYNCと第2 SYNCとの間にデータに対する誤り訂正符号が記録され、第2 SYNCより後ろに当該データの全てを含む情報が記録されるデータフォーマットを適用

し、次の各構成要素、即ち、目標とする記録単位から読み出された再生信号からSYNCを検出して同期を確保することでデータを再生する再生手段と、この再生手段によるSYNC検出で第1SYNCが検出できた場合には、この再生手段により再生された第1SYNCと第2のSYNCとの間の誤り訂正符号を利用した誤り訂正を含む復号操作を行って復号結果を決定し、第1SYNCが検出できなくても第2SYNCが検出できた場合には、当該第2SYNCより後ろの情報に基づき復号結果を決定する復号操作手段を持つディスクコントローラとを備えたことを特徴とする。

【0016】このような構成においては、データ（情報シンボル）は全て第2SYNCより後ろに記録されているため、目標記録単位（例えばセクタ）から第1SYNCが検出できない場合でも、第2SYNCが検出できるならば、データは全てリードでき、リードできないのは誤り訂正符号（ECCバイト）であり、復号結果を決定することは可能である。これにより、通常のリードソロモン符号の復号器と同程度の回路規模や消費電力で復号器を構成することが可能となり、イレージャーを用いた場合の復号器と比較して、回路規模や消費電力を小さくすることができる。

【0017】ここで、上記基本構成に、目標記録単位からの読み出しを、第1SYNCが検出できずに第2SYNCが検出できる状態が継続する限り所定回数繰り返す制御を行う繰り返し読み出し制御手段と、この繰り返し読み出し制御手段の制御により目標記録単位から読み出されて上記再生手段により再生された第2SYNCより後ろの上記データを含む上記所定回数分の情報から多数決判定により再生情報を決定する多数決判定手段とを追加し、上記復号操作手段では、第1SYNCが検出できずに第2SYNCが検出できた結果、多数決判定手段による多数決判定が行われた場合には、当該多数決判定手段により決定された情報に基づき復号結果を決定する構成とすることも可能である。

【0018】このような構成では、目標記録単位からの繰り返し読み出し（繰り返しリード）で読み出された第2SYNCより後ろの所定回数分の情報に対する多数決判定で決定された情報に基づき復号結果が決定されることから、先の基本構成で適用された復号操作手法と比較して、やや複雑な復号操作手法となるものの、より良好な復号誤り確率を実現することができる。

【0019】また、第2SYNCより後ろに記録される上記データを含む情報中に、（第1SYNCと第2SYNCとの間の）上記ECCバイト（冗長シンボル）より小さいサイズの当該データに対する第2のECCバイト（冗長シンボル）が含まれるようにし、復号操作手段では、第1SYNCが検出できずに第2SYNCが検出できた場合に、当該第2SYNCより後ろの上記第2ECCバイトを利用した誤り訂正を含む復号操作を行って復

号結果を決定する構成とすることも可能である。

【0020】このような構成においては、第1SYNCが検出できなくても第2SYNCが検出できるならば、データ及び第2ECCバイトはリードでき、したがって、当該第2ECCバイトを利用した誤り訂正を含む復号操作が行えるため、先の基本構成と比較して、回路規模や消費電力がやや増大するが、より良好な復号誤り確率を実現することができる。

【0021】また、上記繰り返し読み出し制御手段と多数決判定手段を備えた構成と、第2SYNCの後ろに記録される情報中にデータの他に第2ECCバイトも含めた構成とを組み合わせ、上記復号操作手段では、第1SYNCが検出できずに第2SYNCが検出できた結果、上記多数決判定手段による多数決判定が行われた場合には、当該多数決判定手段により決定された情報中の上記第2ECCバイトを利用した誤り訂正を含む復号操作を行って復号結果を決定する構成とすることも可能である。

【0022】このような構成においては、先に挙げた各構成と比較して、回路規模や消費電力がやや増大するが、より良好な復号誤り確率を実現することができる。つまり、本構成で適用される復号操作手法は、復号誤り確率が最も良好な手法となる。

【0023】また、これまでに挙げた構成において、第2SYNCより後ろに記録される上記データを含む情報中に、冗長シンボルの1つである当該データに対する誤り検出符号（EDCバイト）も含まれるようにし、上記復号操作手段では、復号結果の決定に上記EDCバイトを利用した誤り検出をも適用する構成とすることも可能である。

【0024】このような構成においては、EDCを利用するため、フォーマット効率は低下するものの、ECCによる誤訂正確率は小さくなる。ECCを用いない復号操作手法が適用される場合でも、誤り検出を行うことにより、誤ったデータを転送してしまう確率は小さくなる。したがって、エラーレートが良好でない場合に特に有効である。

【0025】なお、上記各構成において、第1SYNCが検出されたこと、或いは第1SYNCは検出されないが第2SYNCは検出されたことが認識できるように、上記再生手段によりSYNCが検出された場合、何番目のSYNCが検出されたかを判定するSYNC（同期パターン）判定手段を追加するとよい。また、このSYNC判定手段での判定のためには、目標記録単位に記録されている複数のSYNCの各検出可能期間を判定して、当該各検出期間毎に対応する検出可能期間通知を行うSYNC（同期パターン）タイミング通知手段を更に追加し、再生手段によりSYNCが検出された場合、その際上記SYNCタイミング通知手段から通知されている検出可能期間がいずれのSYNCに対応するかにより、

何番目のSYNCが検出されたかの判定を行うようにするとよい。この他に、各SYNCのパターン種類を変えて、そのパターン種類をもとに何番目のSYNCが検出されたかが判定可能な構成としてもよい。

【0026】なお、以上の構成の装置（ディスク記憶装置）で適用される復号操作の手法は、方法（データ復号方法）に係る発明として成立し得る。また本発明は、上記のデータフォーマットを適用するディスク媒体を備えたディスク記憶装置としても成立する。また、上記のデータフォーマットを適用するディスク媒体は、ディスク媒体自体の発明としても成立する。

【0027】また本発明のディスク記憶装置は、ディスク媒体上の所定の記録単位毎に、第1SYNC及び第2SYNCを含む同期確保用の複数のSYNCが離間して記録されるデータフォーマットを適用し、次の各手段、即ち、目標とする記録単位から読み出された再生信号に基づいてTA（熱アスペリティ）の発生を検出するTA検出手段と、上記目標記録単位からの読み出しで第1SYNCが検出できないときに熱アスペリティ検出手段によりTAの発生が検出された場合、目標記録単位をディフェクトとして登録するディフェクト登録手段とを備えたことを特徴とする。

【0028】このような構成においては、第1SYNCが検出できないときにTAが生じている場合、該当する記録単位を何度リードしても第1SYNCが検出できないことが多いことを考慮して、そのような記録単位はディフェクト登録されるようにしているため、パフォーマンスの悪化を防止することができる。

【0029】また本発明のディスク記憶装置は、ディスク媒体上の所定の記録単位毎に、第1SYNC及び第2SYNCを含む同期確保用の複数のSYNCが離間して記録されるデータフォーマットを適用し、次の各手段、即ち、目標とする記録単位からの読み出しの繰り返しで第1SYNCが検出できない状態が連続して発生する回数をカウントするカウント手段と、このカウント手段のカウント数が所定回数以上の場合、上記目標記録単位をディフェクトとして登録するディフェクト登録手段とを備えたことを特徴とする。

【0030】このような構成においては、同一記録単位からの読み出しの繰り返しで第1SYNCが検出できない現象が何度も連続して発生する場合、その記録単位の第1SYNC部にはディスク媒体上の傷などの欠陥があることを考慮して、そのような記録単位はディフェクト登録されるようにしているため、パフォーマンスの悪化を防止することができる。

【0031】

【発明の実施の形態】以下、本発明を磁気ディスク装置に適用した実施の形態につき、図面を参照して説明する。

【0032】図1は本発明の一実施形態に係る磁気ディ

スク装置の構成を示すブロック図である。図1の磁気ディスク装置は、大きく分けて、ハードディスクコントローラ（HDC）1、CPU2、R/W（リード/ライト）チャンネル3、VCM/SPM制御部4、及びディスクエンクロージャ（DE）5からなる。一般に、HDC1、CPU2、R/Wチャンネル3、及びVCM/SPM制御部4は同一の基板上に構成される。

【0033】HDC1は、HDC1全体を制御する主制御部11、データフォーマット制御部12、ECC（誤り訂正符号）制御部13、及びバッファRAM14を有する。HDC1は、インタフェース部を介してホスト（ホストシステム）と接続されると共にR/Wチャンネル3と接続されており、主制御部11の制御により、ホストと磁気ディスク装置間のデータ転送を行う。このHDC1には、R/Wチャンネル3で生成されるリードリファレンスクロック（RCLK）が入力される。

【0034】データフォーマット制御部12は、ホストから転送されたデータをディスク媒体（磁気ディスク）50上に記録するのに適したフォーマットに変換し、逆に、ディスク媒体50から再生されたデータをホストに転送するのに適したフォーマットに変換する。

【0035】ECC制御部13は、ディスク媒体50から再生されたデータに含まれる誤りの訂正及び検出を可能にするために、記録するデータ（情報シンボル）に冗長データ（冗長シンボル）を付加する。またECC制御部13は、再生されたデータに誤りが生じているかを判断し、誤りがある場合は訂正或いは検出を行う。但し、誤りを訂正できるバイト数は有限であり、冗長データの長さに関係する。即ち、多くの冗長データを付加することにより多くの誤りを訂正できるようになる。多くの冗長データを付加するとフォーマット効率が悪化するため、誤り訂正可能バイト数とはトレードオフとなる。

【0036】バッファRAM14は、ホストから転送されたデータを一時的に保存し、適切なタイミングでR/Wチャンネル3に転送する。逆に、R/Wチャンネル3から転送されたリードデータを一時的に保存し、ECC復号処理などの終了後、適切なタイミングでホストに転送する。

【0037】HDC1は、上記主制御部11、データフォーマット制御部12、ECC制御部13、及びバッファRAM14の他に、図2の構成のSYNCタイミング通知部15を有する。

【0038】図2のSYNCタイミング通知部15において、カウンタ151には、リードリファレンスクロック（RCLK）とディスク媒体50上の各セクタのプリアンプルに対応したタイミングで真となるリードゲート（RG）が入力される。カウンタ151は、RGの入力でリセットされる。そしてカウンタ151は、RCLKの立ち上がりトリガとしてカウントを行う。カウンタ151の出力D0～Dnはコンパレータ152のB側入

力に接続される。コンパレータ 152 の A 側入力には、レジスタ 153 の出力 D0 ~ Dn が接続される。このレジスタ 153 の内容は CPU2 から設定可能である。ここでは、レジスタ 153 には、RG の立ち上がりから SYNC 検出までの許容時間が設定される。コンパレータ 152 は、レジスタ 153 からの入力値 A とカウンタ 151 からの入力値 B との比較を行う。そしてコンパレータ 152 は、 $A < B$ のとき出力を論理 “1” に、それ以外のとき ($A \geq B$ のとき) “0” にする。レジスタ 153 の出力は、SYNC フラグとして主制御部 11 に導かれる。

【0039】本実施形態では、第 1 SYNC と第 2 SYNC の 2 つの SYNC がある場合、RG の立ち上がりから第 1 SYNC が検出されるまでの許容時間をレジスタ 153 にセットするようにしている。これにより、SYNC が検出されたときに SYNC フラグの値を参照することで、“0” であれば第 1 SYNC が、“1” であれば第 2 SYNC が検出されたことを確認できる。3 つ以上の SYNC を有する場合も、レジスタとコンパレータを増設することで簡単に対応できる。例えば、3 つの SYNC の場合であれば、RG の立ち上がりから第 1 SYNC が検出されるまでの第 1 の許容時間と、RG の立ち上がりから第 2 SYNC が検出されるまでの第 2 の許容時間とをそれぞれレジスタに設定し、各レジスタの値とカウンタの値とをそれぞれコンパレータにより比較すればよい。また、各 SYNC のパターンを変えることにより、どの SYNC が検出されたかを判定してもよい。

【0040】CPU2 は、HDC1、R/W チャンネル 3、VCM/SPM 制御部 4、及び DE5 と接続される。CPU2 は、FROM21、及び RAM22 を有する。FROM21 には、CPU2 の動作プログラムが保存されている。

【0041】R/W チャンネル 3 は HDC1 と接続され、HDC1 との間でデータ転送を行う。また、R/W チャンネル 3 は DE5 と接続され、記録信号の送信、再生信号の受信を行う。R/W チャンネル 3 は、図示せぬ記録系（ライトチャンネル）と再生系（リードチャンネル）とに大別される。また R/W チャンネル 3 は、TA 検出部 31 も有する。

【0042】R/W チャンネル 3 の記録系には、スクランブラ、RLL (Run Length Limited) エンコーダ、データジェネレータ、ライトプリコンベ、ライトドライバなどが含まれる。HDC1 から転送されてきたデータは、スクランブラ、RLL エンコーダにより記録に適した系列に変換される。データジェネレータは、データの先頭に付加されるプリアンプや SYNC のデータを生成する。本実施形態では、1 つのセクタ中で複数の SYNC を用いるため、プリアンプや SYNC はデータの先頭のみが付加されるとは限らない。そして、ライトプリコンベにより NLT S (Non-Linear Transition Shift

t) の前補償が行われた後、ライトドライバにより生成された記録信号を DE5 に供給する。

【0043】一方、R/W チャンネル 3 の再生系は、自動利得制御 (AGC)、サンプルホールド (S/H)、ディジタル/アナログ変換器 (A/D)、等化器、Viterbi (ビタビ) デテクタ、RLL デコーダ、デスクランブラ、SYNC デテクタなどから構成される。DE5 から転送されてきた再生信号は、まず、AGC によりゲイン調整が行われた後、S/H、A/D によりディジタルデータに変換される。次に、等化器によりパルスレスポンスのクラスに合わせた等化が行われる。最後に、Viterbi デテクタにより最尤復号が行われ、RLL デコーダ、デスクランブラにより生成されたデータを HDC1 に転送する。SYNC デテクタは、Viterbi デテクタの出力から SYNC を検出し、RLL デコーダにおけるデータの同期を確保する。

【0044】R/W チャンネル 3 の TA 検出部 31 は、再生信号の信号レベルを監視することにより TA の検出を行う。ここでは TA 検出部 31 は、信号レベルが所定の値以上になると TA とみなす。

【0045】VCM/SPM 制御部 4 は、ボイスコイルモータ (VCM) 52 と、スピンドルモータ (SPM) 53 の制御を行う。

【0046】DE5 は、R/W チャンネル 3 と接続され、記録信号の受信、再生信号の送信を行う。また DE5 は、VCM/SPM 制御部 4 と接続されている。DE5 は、ディスク媒体 50、ヘッド 51、VCM52、SPM53、及びプリアンプ 54 等を有している。図では、ディスク媒体 50 が 1 枚であり、且つヘッド 51 がディスク媒体 50 の一方の面側にのみ配置されている場合を想定しているが、複数のディスク媒体 50 が積層配置された構成であっても構わない。また、ヘッド 51 はディスク媒体 50 の各面に対応してそれぞれ設けられるのが一般的である。

【0047】R/W チャンネル 3 により送信された記録信号は、DE5 内のプリアンプ 54 を経由してヘッド 51 に供給され、ディスク媒体 50 に記録される。逆に、ヘッド 51 によりディスク媒体 50 から再生された信号は、プリアンプ 54 を経由して R/W チャンネル 3 に送信される。

【0048】DE5 内の VCM52 は、ヘッド 51 をディスク媒体 50 上の目標位置に位置決めするために、ヘッド 51 を当該ディスク媒体 50 の半径方向に移動させる。また、SPM53 は、ディスク媒体 50 を回転する。

【0049】ここで、ディスク媒体 50 での 1 セクタにおけるデータフォーマットについて、図 3 を参照して説明する。従来、1 セクタにおけるデータフォーマットは図 3 (a) のようになっているのが一般的である。但

し、図では、プリアンプル、SYNC、データ、EDC、ECCのみのフォーマットを示してある。

【0050】プリアンプルは、フェーズロックを行うために用いられる。RLLデコーダにおけるデータの同期は、SYNCを利用することにより達成される。データにはEDC（誤り検出信号）及びECC（誤り訂正符号）が付加される。ECC復号により誤りを訂正した後、EDC復号を行い誤りを検出することで、ECCによる誤訂正確率を減少することができる。

【0051】以上に述べた図3（a）のデータフォーマット、即ち磁気ディスク装置（HDD）で従来から一般に適用されているデータフォーマットでは、同図に示すように、プリアンプル、SYNC、データ、EDC、ECCの順に記録される。

【0052】さて、[従来の技術]の欄で挙げた公知文献では、ディスク媒体上の傷やTAなどがSYNC部に生じたときSYNCの検出が不可能となる問題に対応するために、複数のSYNCを用いることが提案されている。この場合、データフォーマットは図3（b）のようになる。つまり、データ部の途中にSYNCを1つ以上（図では1つ）追加するという方式である。ここで、n個目のSYNCを第n SYNCと呼び、第n SYNCと次の第（n+1）SYNCの間を第nセクションと呼ぶことにする。但し、最終セクションは、最終SYNCの後ろ（最終SYNCの直後からセクタ終端まで）の部分を示す。

【0053】図3（b）のデータフォーマットを用いることにより、第1 SYNCが検出できない場合でも、第2 SYNCを検出することでデータの正確なリードが可能となる。

【0054】これに対して本実施形態では、一般的なリードソロモン符号の復号器と同程度の回路規模や消費電力で復号器を構成するために、図3（c）または図3（d）に示すデータフォーマットを適用する。このデータフォーマットの特徴は、第1セクションにECCを記録し、データは全て第2セクションに記録する点、即ちデータより前にECCバイトを記録する点にある。なお、図3（c）はEDCを利用しない場合のデータフォーマット、図3（d）はEDCを利用する場合のデータフォーマットである。

【0055】図3（c）のデータフォーマットを適用する場合、HDC1内のデータフォーマット制御部12はディスク媒体50へのデータ記録時に、ECCバイト、データの順でR/Wチャンネル3に記録情報を送信する。R/Wチャンネル3は、内部生成のプリアンプル、第1 SYNC、第2 SYNCを用い、プリアンプル、第1 SYNC、ECCバイト、第2 SYNC、データの順にディスク媒体50に記録されるように処理する。

【0056】また、図3（d）のデータフォーマットを適用する場合のデータ記録時には、データフォーマット

制御部12は、ECCバイト、データ、EDCの順でR/Wチャンネル3に記録情報を送信する。R/Wチャンネル3は、内部生成のプリアンプル、第1 SYNC、第2 SYNCを用い、プリアンプル、第1 SYNC、ECCバイト、第2 SYNC、データ、EDCの順にディスク媒体50に記録されるように処理する。

【0057】ここで、ECCバイト及びEDCバイトはHDC1内のECC制御部13により生成される。具体的には、EDCバイトは記録するデータに基づいて生成され、ECCバイトは当該データ及び生成されたEDCデータに基づいて生成される。

【0058】このような図3（c）（図3（d））のデータフォーマットを適用する構成では、第1 SYNCが検出されず第2 SYNCが検出された場合、ECCはリード不可能となるが、データ（とEDC）はリード可能となる。このとき、データ（とEDC）を利用して簡単な復号操作を行うことにより、従来方式と比較して同等か、或いはそれ以上に良好な復号誤り確率を実現することができる。

【0059】以下、本実施形態において図3（d）のデータフォーマットを適用したとき、つまりEDCを利用するときの復号操作について述べる。図4は図3（d）のデータフォーマットを適用した場合の復号操作のフローチャートを示す。

【0060】まず、R/Wチャンネル3の再生系では、ディスク媒体50に記録された目標セクタのデータの再生時に、SYNCの検出を行う。R/Wチャンネル3でSYNCが検出された場合、R/Wチャンネル3からHDC1に、その旨を示すSYNC検出フラグが通知される。

【0061】HDC1の主制御部11は、図4のフローチャートに従ってSYNC検出フラグの状態を監視し、第2 SYNCを検出するのに十分な期間を超えてもSYNCが検出できたことを示していない場合にはリトライ処理に入る（ステップS1、S2）。

【0062】一方、上記期間内にSYNCが検出できた場合、主制御部11は検出したSYNCが第1 SYNCであるか、或いは第2 SYNCであるかを、HDC1に設けられた図2の構成のSYNCタイミング通知部15から出力されるSYNCフラグの状態に基づいて、次のように判定する（ステップS3）。まず、SYNCフラグが“0”の場合には、RGの立ち上がりから第1 SYNCが検出されるまでの許容時間内にSYNCが検出されたことから、その検出されたSYNCは第1 SYNCであると判定される。これに対し、SYNCフラグが“1”の場合には、RGの立ち上がりから第1 SYNCが検出されるまでの許容時間を経過した後にSYNCが検出されたことから、その検出されたSYNCは第2 SYNCであると判定される。

【0063】第1 SYNCが検出されたことが判定された場合、主制御部11は第1セクションと第2セクシ

ンをリードする（ステップS4, S5）。即ち主制御部11は、ECC、データ、EDCの全てをリードする。そして、主制御部11はECC制御部13を利用してECC復号操作を行い、訂正不可能な誤りが生じていると判定されるとリトライ処理に入る（ステップS6, S7）。訂正可能であれば、主制御部11はECC制御部13を利用して訂正を行ってEDC復号操作に移り、そのEDC復号操作で誤りが検出されたならばリトライ処理に入る（ステップS8, S9）。誤りが検出されなかったならば、主制御部11は復号操作を終了する。

【0064】これに対し、SYNC検出判定で、第1SYNCが検出されず第2SYNCが検出されたことが判定された場合、主制御部11は第2SYNCに後続する第2セクションのみをリードする（ステップS10）。そして、主制御部11は第2セクションのリードデータを対象としてEDC復号操作を行い、誤りが検出されたならばリトライ処理に入り（ステップS11, S12）、誤りが検出されなかったならば復号操作を終了する。

【0065】以上は、図3（d）のデータフォーマットを適用した場合の復号操作について説明したが、図3（c）のデータフォーマットを適用した場合、つまりEDCを利用しない場合でも、図4のフローチャートからEDCに関連する処理部分を外すことで同様に実施し得る。

【0066】次に、図3（d）または図3（c）のデータフォーマットを用い、上記復号操作を行ったときの復号誤り率特性について考える。磁気ディスク装置の高密度化に伴い、第1セクションに記録するバイト数は大きくする方向で開発が進められると考えられる。したがって、第1セクションに記録するバイト数を可能な限り大きくとるとする。本実施形態において、第1セクションに記録できるバイト数の上限値はECCバイト数に等しい。また、前記公知文献に記載されたイレージャーを利用して復号を行う手法においても、第1セクションに記録できるバイト数の上限値はECCバイト数に等しい。この場合、ECCの誤り訂正能力の全てをイレージャー訂正に利用することになるため、ランダム誤りの訂正能力はない。よって、本実施形態で適用した手法の復号誤り率特性とイレージャーを利用した公知文献記載の手法の復号誤り率特性は等しい。

【0067】本実施形態で適用した手法を実現するために必要なハードウェアの変更点は、図2に示すSYNCタイミング通知部15のみである。図4のフローチャートに示した復号操作は、FROM21に格納される動作プログラム（ファームウェア）の変更のみで実現できる。これに対し、イレージャーを利用した手法では、イレージャー処理を行うための回路をECC復号回路に追加する必要がある。以上のことから、本実施形態においては、通常のリードソロン符号の復号器と同程度の回

路規模や消費電力で復号器を構成することが可能となる。

【0068】〔第1の変形例〕次に、前記実施形態の第1の変形例について説明する。この第1の変形例は、第1SYNCが検出できず、第2SYNCが検出できた場合の復号処理において、多数決判定処理を適用したものである。このため、第1の実施形態とは主制御部11の処理手順が一部異なるだけであり、図1を援用する。

【0069】以下、第1の変形例での復号操作について、図3（d）のデータフォーマットを適用した場合を例に、図5のフローチャートを参照して説明する。まず主制御部11は、ループカウンタ（ループ回数） i を0にセットする（ステップS11）。そして主制御部11は、図4中のステップS1と同様のSYNCの検出を行い（ステップS12）、検出できない場合にはリトライ処理に入る（ステップS13）。SYNCが検出できた場合、主制御部11は図4中のステップS3と同様にして、SYNCタイミング通知部15からのSYNCフラグの状態により、検出したSYNCが第1SYNCであるか、或いは第2SYNCであるかを判定する（ステップS14）。

【0070】第1SYNCが検出された場合、図4中のステップS4～S9と同様のステップS15～S20が行われるため、具体的な動作説明は省略する。必要があれば、前記実施形態におけるステップS4～S9の説明をステップS15～S20に読み替えられたい。

【0071】これに対し、SYNC検出において、第1SYNCが検出されず第2SYNCが検出された場合、主制御部11は第2SYNCに後続する第2セクションのみをリードする（ステップS21）。そして、主制御部11はリードデータをバッファRAM14へ転送して蓄積する（ステップS22）。

【0072】次に主制御部11は、ループカウンタ i を1インクリメントし（ステップS23）、そのインクリメント後の当該カウンタ i の値を予め定められている定数（基準値） M と比較する（ステップS24）。もし、カウンタ i の値が M より小さい場合、即ち $i < M$ のときは、主制御部11は目標セクタについて再びステップS1のSYNC検出に戻り、一連の操作（つまり同一セクタのリード）を繰り返す。

【0073】このようにして、第1SYNCが検出されず第2SYNCが検出されて、第2セクションのみをリードする動作が M 回連続して行われた結果、 $i = M$ となった場合、つまり目標セクタからの連続する M 回のリード動作（繰り返しリード）を実行した場合、主制御部11は詳細を後述する多数決判定処理を行う（ステップS25）。そして主制御部11は、多数決判定処理終了後にEDC復号操作を行い、誤りが検出されたならばリトライ処理に入り（ステップS26, S27）、誤りが検出されなかったならば復号操作を終了する。

【0074】以上は、図3(d)のデータフォーマットを適用した場合の復号操作について説明したが、図3

(c)のデータフォーマットを適用した場合、つまりEDCを利用しない場合でも、図5のフローチャートからEDCに関連する処理部分を外すことで同様に実施し得る。

【0075】次に、上記図5中の多数決判定処理(ステップS25)の詳細について、図6のフローチャートを参照して説明する。まず、1回目、2回目、…、M回目のリードデータ、多数決判定後のリードデータを、それぞれ、1回目のリードデータ： $d1(1) \sim d1(N)$ 、2回目のリードデータ： $d2(1) \sim d2(N)$ 、…、M回目のリードデータ： $dM(1) \sim dM(N)$ 、多数決判定後のリードデータ： $d'(1) \sim d'(N)$ とおく。但し、Nは第2セクションのバイト数である。

【0076】また、多数決関数 $\text{maj}(a1, a2, \dots, an)$ を、 $a1 \sim an$ のうち最大数を占める値をとると定義する。最大数を占める値が複数存在する場合、それらの中で任意の値をとる。

【0077】主制御部11は、図6のフローチャートに示すように、多数決判定処理の最初のステップS31で、ループカウンタjを0にセットする。そして主制御部11は、M回のリードデータの第jバイトに関して多数決関数を適用し、 $d'(j)$ を求める(ステップS32)。次に主制御部11は、ループカウンタjを1インクリメントする。

【0078】以上の操作を、 $j = N$ となるまで繰り返すことにより(ステップS34)、多数決判定後のリードデータ $d'(1) \sim d'(N)$ が求められる。このリードデータ $d'(1) \sim d'(N)$ が、図5中の多数決判定処理(ステップS25)後のEDC復号操作の対象となる。

【0079】次に、上記した多数決判定処理で取得されたリードデータを対象としてEDC復号操作を行ったときの復号誤り率特性について考える。磁気ディスク装置の高密度化に伴い、第1セクションに記録するバイト数は大きくする方向で開発が進められると考えられる。したがって、第1セクションに記録するバイト数を可能な限り大きくとるとする。第1の変形例において、第1セクションに記録できるバイト数の上限値はECCバイト数に等しい。また、前記公知文献に記載されたイレージャーを利用して復号を行う手法においても、第1セクションに記録できるバイト数の上限値はECCバイト数に等しい。この場合、ECCの誤り訂正能力の全てをイレージャー訂正に利用することになるため、ランダム誤りの訂正能力はない。

【0080】まず、イレージャーを利用して復号を行う手法について、第1SYNCが検出できず、第2SYNCが検出できたときの復号誤り率を求める。データバイト数を512バイト、ECCバイト数を40バイト、EDCバイト数を8バイトとする。このとき、イレージャ

ー数が40バイトとなり、残りの520バイトのうち1バイトでも誤ってリードすると誤り訂正不可能となる。例えば、シンボル誤り率が0.0001のとき、復号誤り確率は0.0499となる。この後、EDCによる誤り検出が行われる。

【0081】次に、第1の変形例で適用した復号操作について、同様の条件下での復号誤り確率を求める。この場合でも誤り訂正は行われなため1バイトでも誤ってリードすると復号誤りとなる。しかし、繰り返しリード、多数決判定を行うため復号誤り確率は小さくなる。今、 $M=3$ であり、3回の繰り返しリードを行うとすると、各バイトについて3回のリード中1回の誤りは許されることになる。このとき復号誤り確率は、シンボル誤り率が0.0001のとき0.0000154となる。明らかなように、イレージャーを利用して復号を行う手法での復号誤り確率0.0499と比較して、3桁以上良好な復号誤り確率が得られる。

【0082】[第2の変形例] 次に、前記実施形態の第2の変形例について説明する。この第2の変形例は、第1SYNCが検出できず、第2SYNCが検出できた場合の復号処理において、第2ECC(ECC2)を用いるようにしたものである。そのため第2の変形例では、図7(a)に示すデータフォーマットを適用している。この図7(a)のデータフォーマットの特徴は、第1セクションに記録されるECC(第1ECC)とは別に、当該ECCと同様の第2ECC(ECC2)を第2セクション内に記録した点にある。

【0083】ここで、ECCとECC2のバイト数は、 $ECC > ECC2$ の関係があるように設定されている。つまり、ECC2のバイト数(サイズ)はECCより小さく(小さく)設定されている。したがって、ECC2の誤り訂正能力はECCに比べて低い。

【0084】 $ECC > ECC2$ とした理由は、第1セクション(中のECC)が読める確率pは、読めない確率 $(1-p)$ より著しく大きく($p \gg 1-p$)、したがってECCに代えてECC2を利用して誤り訂正を行う確率は極めて低く、ECC2をECCと同程度、或いはそれ以上のバイト数にして高い誤り訂正能力を持たせたとしても、効果が少ないことによる。この理由について、更に詳細に述べる。まず、ECCを使って誤りを訂正できない確率をE1、ECC2を使って誤りを訂正できない確率をE2とすると、「全体として誤りを訂正できない確率」は $p * E1 + (1-p) * E2$ となる。ここで、 $p \gg 1-p$ であることから、「全体として誤りを訂正できない確率」に対して $(1-p) * E2$ の占める割合は、 $p * E1$ と比較して極めて小さい。したがって、たとえECC2のバイト数を増やしてE2を小さくしたとしても、「全体として誤りを訂正できない確率」を小さくすることは難しい。なお、図7(a)の例では、第2セクションにおいて、データ、EDC、ECC2の順

の配置を適用しているが、この順番の配置である必要はない。

【0085】以下、第2の変形例での復号操作について、図7(a)のデータフォーマットを適用した場合を例に、便宜的に図1を援用して、図8のフローチャートを参照して説明する。

【0086】まず主制御部11は、図4中のステップS1と同様のSYNCの検出を行い(ステップS41)、検出ができない場合にはリトライ処理に入る(ステップS42)。SYNCが検出できた場合、主制御部11は図4中のステップS3と同様にして、SYNCタイミング通知部15からのSYNCフラグの状態により、検出したSYNCが第1SYNCであるか、或いは第2SYNCであるかを判定する(ステップS43)。

【0087】第1SYNCが検出された場合、図4中のステップS4～S9と同様のステップS44～S49が行われる。

【0088】これに対し、SYNC検出において、第1SYNCが検出されず第2SYNCが検出された場合、主制御部11は第2SYNCに後続する第2セクションのみをリードする(ステップS50)。ここでは、データ、EDC、及びECC2がリードされる、次に、主制御部11は第2ECC復号操作を行い、訂正不可能な誤りが生じていると判定されるとリトライ処理に入る(ステップS51、S52)。訂正可能であれば、主制御部11は訂正を行ってEDC復号操作に移り、そのEDC復号操作で誤りが検出されたならばリトライ処理に入る(ステップS53、S54)。誤りが検出されなかったならば、主制御部11は復号操作を終了する。

【0089】以上に述べた第2の変形例では、図7

(a)のデータフォーマットを適用した場合の復号操作について説明したが、図7(b)に示すようなEDCを持たないデータフォーマットを適用した場合でも、つまりEDCを利用しない場合でも、図8のフローチャートからEDCに関連する処理部分を外すことで同様に実施し得る。

【0090】上記第2の変形例では、前記実施形態と比較して、ECC2(第2ECC)を利用するためのハードウェアの追加が必要となる。但し、通常のECC回路を共有することによりこの問題は回避できる。復号誤り確率は、前記実施形態と比較して良好となる。即ち復号誤り確率は、ECC2の冗長バイト数に比例して小さくなる。但し、フォーマット効率を悪化させるため、冗長バイト数は復号誤り確率とフォーマット効率の兼ね合いから決定することになる。

【0091】[第3の変形例] 次に、前記実施形態の第3の変形例について説明する。この第3の変形例は、前記第1の変形例と第2の変形例とを組み合わせたもので、第1SYNCが検出できず、第2SYNCが検出できた場合の復号処理において、多数決判定並びに第2E

CCを用いるようにしたものである。そのため第3の変形例では、前記第2の変形例と同様に図7(a)に示すデータフォーマットを適用している。

【0092】以下、第3の変形例での復号操作について、図7(a)のデータフォーマットを適用した場合を例に、便宜的に図1を援用して、図9のフローチャートを参照して説明する。

【0093】まず主制御部11は、ループカウンタ*i*を0にセットする(ステップS61)。そして主制御部11は、SYNCの検出を行い(ステップS62)、検出ができない場合にはリトライ処理に入る(ステップS63)。SYNCが検出できた場合、主制御部11はSYNCタイミング通知部15からのSYNCフラグの状態により、検出したSYNCが第1SYNCであるか、或いは第2SYNCであるかを判定する(ステップS64)。

【0094】第1SYNCが検出された場合、図4中のステップS4～S9と同様のステップS65～S70が行われる。これに対し、SYNC検出において、第1SYNCが検出されず第2SYNCが検出された場合、主制御部11は図5中のステップS21～S23と同様のステップS71～S73の処理、即ち第2セクションのみをリードしてバッファRAM14に蓄積し、ループカウンタ*i*を1インクリメントする動作を行う。以上の動作は、第1SYNCが検出されず第2SYNCが検出される状態が続く限り、ループカウンタ*i*の値がMとなるまで繰り返される(ステップS74)。そして、*i*=Mとなると、主制御部11は図5中のステップS25と同様の多数決判定処理(ステップS75)を、図6に示した手順で実行する。

【0095】主制御部11は多数決判定処理により、リードデータ*d'*(1)～*d'*(N)を取得すると、リードデータ*d'*(1)～*d'*(N)を対象に、前記第2の変形例と同様に、第2ECCの復号操作を行い、訂正不可能な誤りが生じていると判定されるとリトライ処理に入る(ステップS76、S77)。訂正可能であれば、主制御部11は訂正を行ってEDC復号操作に移り、そのEDC復号操作で誤りが検出されたならばリトライ処理に入る(ステップS78、S79)。誤りが検出されなかったならば、主制御部11は復号操作を終了する。

【0096】以上に述べた第3の変形例では、図7

(a)のデータフォーマットを適用した場合の復号操作について説明したが、図7(b)に示すようなEDCを持たないデータフォーマットを適用した場合でも、図9のフローチャートからEDCに関連する処理部分を外すことで同様に実施し得る。

【0097】上記第3の変形例における復号誤り確率は、前記実施形態、及び前記第1、第2の変形例の中で最も良好となる。

【0098】なお、上記第3の変形例と、前記実施形

態、及び前記第1、第2の変形例とにおいては、図10(a), (b), (c)に示すデータフォーマットも適用可能である。図10(a)は、ECCバイトの一部を第1セクションに記録し、残りのECCバイトを第2セクションに記録するデータフォーマットを示す。図10(a)の例では、第2セクションに記録するECCバイトは、データの直前に配置されているが、その配置位置は任意であり、データの直後、或いはEDCの直後であっても構わない。

【0099】図10(b)は、3つ以上のSYNCを有する場合のデータフォーマットを示す。図中の符号101で示される部分は、SYNCが3つの場合には、その直前のデータが続くことを示し、SYNCが3つを超える場合には、SYNCとデータの組が、総SYNC数-3だけ続くことを示す。ここで、ECCバイトの一部が図10(a)のデータフォーマットと同様に、第1セクション以外に記録されるものであっても構わない。

【0100】図10(c)は、第2SYNCの前にプリアンプルを記録するデータフォーマットを示す。このデータフォーマットを適用することで、第1プリアンプルでフェーズロックができない場合でも第2プリアンプルを用いてフェーズロックを行うことができる。ここで、ECCバイトの一部が図10(a)のデータフォーマットと同様に、第1セクション以外に記録されるもの、或いは図10(b)のデータフォーマットと同様に、3つ以上のSYNCを有するもの、或いは3つ以上のプリアンプルを有するものであっても構わない。また、第2ECC(ECC2)を用いる場合は、第1セクション以外のセクションに当該第2ECCを記録すればよい。

【0101】〔第4の変形例〕次に、前記実施形態の第4の変形例について説明する。この第4の変形例は、前記実施形態において第1SYNCが検出できないときにTAが生じているならば、一定の条件のもとで該当するセクタをディフェクトセクタとして登録するディフェクト登録機能を追加したものである。

【0102】以下、第4の変形例での復号操作について、図3(d)のデータフォーマットを適用した場合を例に、便宜的に図1を援用して、図11のフローチャートを参照して説明する。

【0103】まず主制御部11は、リード対象となるセクタでTAが発生しているか否かを示すディフェクトフラグを0にセットする(ステップS81)。次に主制御部11は、SYNCの検出を行い(ステップS82)、検出ができない場合にはリトライ処理に入る(ステップS83)。SYNCが検出できた場合、主制御部11はSYNCタイミング通知部15からのSYNCフラグの状態により、検出したSYNCが第1SYNCであるか、或いは第2SYNCであるかを判定する(ステップS84)。

【0104】第1SYNCが検出された場合、図4中のステップS4~S9と同様のステップS85~S90が行われる。

【0105】これに対し、SYNC検出において、第1SYNCが検出されず第2SYNCが検出された場合、主制御部11はR/Wチャンネル3のTA検出部31の出力から、TAが生じているか否かを判定する(ステップS91)。

【0106】もし、TAが生じている(と判定できる)場合、主制御部11はディフェクトフラグを1にセットし(ステップS92)、しかる後に図4中のステップS3で、第1SYNCが検出されず第2SYNCが検出された場合と同様に、第2セクションのみをリードする(ステップS93)。一方、TAが生じていない場合は、主制御部11はディフェクトフラグを操作せずに、そのまま第2セクションのみをリードする(ステップS93)。

【0107】主制御部11は、第2セクションのみをリードすると、そのリードデータを対象としてEDC復号操作を行い、誤りが検出されたならばリトライ処理に入る(ステップS94, S95)。これに対し、誤りが検出されなかったならば、主制御部11はディフェクト登録判定のためのディフェクトフラグチェックを行う(ステップS96)。もし、ディフェクトフラグが1ならば、主制御部11は現在のセクタは第1SYNC部でTAが発生している可能性が高いと判定し、当該セクタをディフェクトとして登録し、他の代替セクタを割り当てるディフェクト登録処理を行って(ステップS97)、復号操作を終了する。一方、ディフェクトフラグが0ならば、主制御部11は現在のセクタは第1SYNC部でTAは発生していないと判断し、そのまま復号操作を終了する。

【0108】以上は、図3(d)のデータフォーマットを適用した場合の復号操作について説明したが、図3(c)のデータフォーマットを適用した場合、つまりEDCを利用しない場合、或いは第1セクションにデータを除くECCバイト以外の情報も記録されている場合(例えば、図10(c)のように第2SYNCの前にプリアンプルが記録されている場合)にも適用可能である。また、この第4の変形例で適用したディフェクト登録手法は、前記第1乃至第3の変形例にも適用可能である。

【0109】また、この第4の変形例では、第1SYNCは検出できないものの、第2SYNCが検出できた場合に、TA発生の有無を調べて、TA発生の場合にディフェクトフラグを1にセットするものとして説明したがこれに限るものではない。例えば第1SYNC及び第2SYNCが共に検出できない場合(ステップS82でNOとなった場合)にもTA発生の有無を調べ、TA発生の場合にディフェクトフラグを1にセットし、復号操作

終了直前に上記ステップS96の判定（ディフェクトフラグ＝1の判定）を実行してディフェクト登録するようにしてもよい。

【0110】〔第5の変形例〕次に、前記第1の変形例の変形例（以下、第5の変形例と称する）について説明する。この第5の変形例は、第1SYNCが検出できない現象が予め定められた回数Dだけ続けて生じた場合には、一定の条件のもとで該当するセクタをディフェクトセクタとして登録するディフェクト登録機能を追加したものである。

【0111】以下、第5の変形例での復号操作について、図3（d）のデータフォーマットを適用した場合を例に、便宜的に図1を援用して、図12のフローチャートを参照して説明する。

【0112】まず主制御部11は、ループカウンタiを0にセットする（ステップS101）。次に主制御部11は、SYNCの検出を行い（ステップS102）、検出ができない場合にはリトライ処理に入る（ステップS103）。SYNCが検出できた場合、主制御部11はSYNCタイミング通知部15からのSYNCフラグの状態により、検出したSYNCが第1SYNCであるか、或いは第2SYNCであるかを判定する（ステップS104）。

【0113】第1SYNCが検出された場合、図4中のステップS4～S9と同様のステップS105～S110が行われる。ここで、EDC復号操作が行われて誤りが検出されなかったならば、主制御部11は後述するディフェクト登録判定（ステップS118）に移る。

【0114】これに対し、SYNC検出において、第1SYNCが検出されず第2SYNCが検出された場合、主制御部11は図5中のステップS21～S23と同様のステップS111～S113の処理、即ち第2セクションのみをリードしてバッファRAM14に蓄積し、ループカウンタiを1インクリメントする動作を行う。以上の動作は、第1SYNCが検出されず第2SYNCが検出される限り、ループカウンタiの値がMとなるまで繰り返される（ステップS114）。そして、 $i=M$ となると、主制御部11は図5中のステップS25と同様の多数決判定処理（ステップS115）を、図6に示した手順で実行する。

【0115】主制御部11は多数決判定処理により、リードデータ $d'(1) \sim d'(N)$ を取得すると、リードデータ $d'(1) \sim d'(N)$ を対象に、前記第1の変形例と同様に、EDCの復号操作を行い、誤りが検出されたならばリトライ処理に入る（ステップS116、S117）。

【0116】一方、誤りが検出されなかったならば、主制御部11は前記第1の変形例とは異なって復号操作を終了せずに、ディフェクト登録判定（ステップS118）に移る。

【0117】主制御部11は、ステップS118のディ

フェクト登録判定を、ループカウンタiの値に基づいて実行する。即ち主制御部11は、ループカウンタiの値と予め定められた定数D（但し、 $D \leq M$ ）とを比較し、iの値がD以上であるか否かにより、現在のセクタをディフェクトセクタとして登録するか否かを判定する。

【0118】もし、ループカウンタiの値がD以上の場合、つまり連続してD回以上、第1SYNCが検出されず第2SYNCが検出されて繰り返しリードが行われた場合、主制御部11は現在のセクタをディフェクトセクタとして登録し、他の代替セクタを割り当てるディフェクト登録処理を行って（ステップS119）、復号操作を終了する。一方、ループカウンタiの値がD未満の場合には、主制御部11は現在のセクタはディフェクトセクタでないとして判断し、そのまま復号操作を終了する。

【0119】以上は、図3（d）のデータフォーマットを適用した場合の復号操作について説明したが、図3（c）のデータフォーマットを適用した場合、つまりEDCを利用しない場合、或いは第1セクションにデータを除くECCバイト以外の情報も記録されている場合（例えば、図10（c）のように第2SYNCの前にもプリアンプルが記録されている場合）にも適用可能である。また、この第5の変形例で適用したディフェクト登録手法は、前記第3の変形例にも適用可能である。

【0120】また、この第5の変形例では、第1SYNCは検出できないものの、第2SYNCが検出できた状態が継続する限り、M回を限度に目標セクタからの読み出しを繰り返すものとして説明したが、これに限るものではない。例えば第1SYNCが検出できない場合には、第2SYNCが検出されたか否かに無関係に、目標セクタからの読み出しを繰り返すようにしてもよい。この場合、第1SYNCは検出できないものの第2SYNCが検出されたことによる、目標セクタからの読み出しの繰り返し数をカウントするループカウンタiとは別に、単に第1SYNCが検出されないことによる、目標セクタからの読み出しの繰り返し数をカウントするカウンタjを設け、このjの値がD以上となったならば、当該セクタをディフェクト登録すればよい。

【0121】なお、以上の各変形例を含む実施形態では、本発明を磁気ディスク装置に適用した場合について説明したが、これに限るものではなく、本発明は、光磁気ディスク装置、フロッピーディスク装置など、所定の記録単位毎に、複数のSYNCが記録されるデータフォーマットを適用するディスク媒体を備えたディスク記憶装置全体に実施可能である。また、以上の実施形態で適用したディスク媒体上のセクタ（記録単位）のデータフォーマットは、書き換えが可能なディスク媒体に限らず、CD-ROMなど、読み出し専用のディスク媒体にも適用可能である。

【0122】

【発明の効果】以上詳述したように本発明によれば、SYNC検出能力を高めるために複数のSYNCを利用しながら、第1SYNCと第2SYNCとの間に誤り検出符号（ECCバイト）が記録され、第2SYNCの後ろにデータの全てを含む情報が記録されるデータフォーマットを適用したことにより、第1SYNCが検出できない場合でも第2SYNCが検出できる限りデータは全てリードでき、これにより復号器の回路規模並びに消費電力を一般的なリードソロモン符号の復号器と同程度で実現できる。

【0123】また本発明によれば、第1SYNCが検出できなくても第2SYNCが検出できたときは、繰り返しリードと多数決判定により得られる情報に基づいて復号結果を決定するようにしたので、より良好な復号誤り確率を実現できる。

【0124】また本発明によれば、第2SYNCより後ろに、データだけでなく、第1SYNCと第2SYNCとの間のECCバイトより小さいサイズの第2のECCバイトが記録されるデータフォーマットを適用した構成とすることで、第1SYNCが検出できなくても第2SYNCが検出できたときは、第2ECCバイトを利用することで誤り訂正を含む復号操作を行って復号結果を決定できるため、より良好な復号誤り確率を実現できる。

【図面の簡単な説明】

【図1】本発明の一実施形態に係る磁気ディスク装置の構成を示すブロック図。

【図2】図1中のSYNCタイミング通知部15の構成を示すブロック図。

【図3】図1中のディスク媒体50で適用されるセクタ（記録単位）のデータフォーマットを従来のデータフォーマットと対比して示す図。

【図4】同実施形態において図3（d）のデータフォーマットを適用した場合の復号操作の手順を示すフローチャート。

【図5】同実施形態の第1の変形例において図3（d）のデータフォーマットを適用した場合の復号操作の手順を示すフローチャート。

【図6】図5中の多数決判定処理（ステップS25）の詳細な手順を示すフローチャート。

【図7】同実施形態の第2の変形例で適用されるセクタのデータフォーマットを示す図。

【図8】上記第2の変形例において図7（a）のデータフォーマットを適用した場合の復号操作の手順を示すフローチャート。

【図9】同実施形態の第3の変形例において図7（a）のデータフォーマットを適用した場合の復号操作の手順を示すフローチャート。

【図10】セクタのデータフォーマットの変形例を示す図。

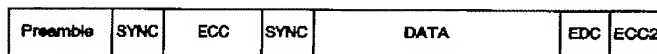
【図11】同実施形態の第4の変形例において図3（d）のデータフォーマットを適用した場合の復号操作の手順を示すフローチャート。

【図12】同実施形態の第5の変形例において図3（d）のデータフォーマットを適用した場合の復号操作の手順を示すフローチャート。

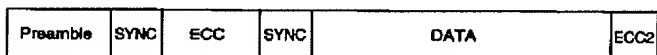
【符号の説明】

- 1…HDC（ディスクコントローラ）
- 2…CPU
- 3…R/Wチャネル（再生手段、記録手段）
- 4…VCM/SPM制御部
- 5…DE（ディスクエンクロージャ）
- 11…主制御部（繰り返し読み出し制御手段、多数決判定手段、同期パターン判定手段、復号操作手段、ディフエクト登録手段、カウント手段）
- 12…データフォーマット制御部
- 13…ECC（誤り訂正符号）制御部（復号操作手段）
- 14…バッファRAM
- 15…SYNCタイミング通知部（同期パターンタイミング通知手段）
- 31…TA検出部（熱アスベリティ検出手段）
- 50…ディスク媒体
- 151…カウンタ
- 152…コンパレータ
- 153…レジスタ

【図7】

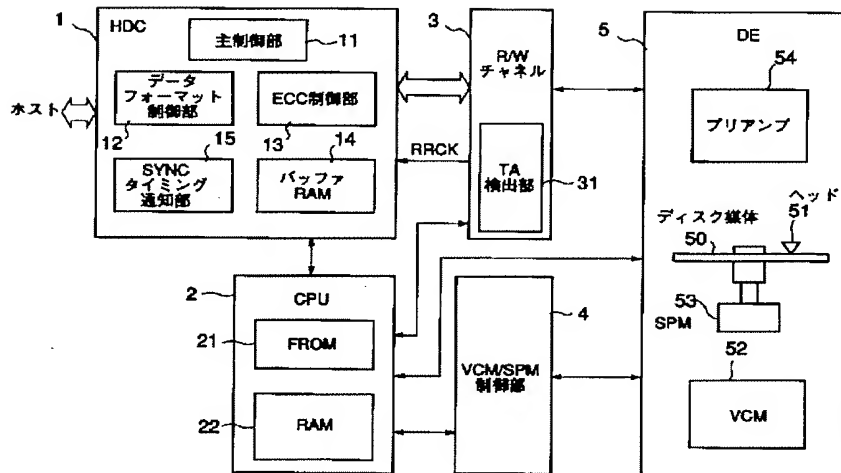


(a)

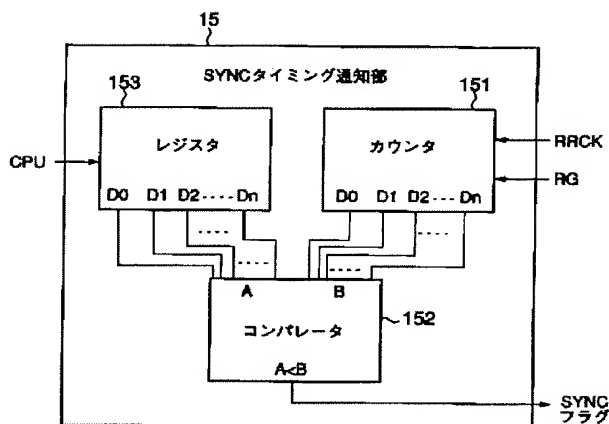


(b)

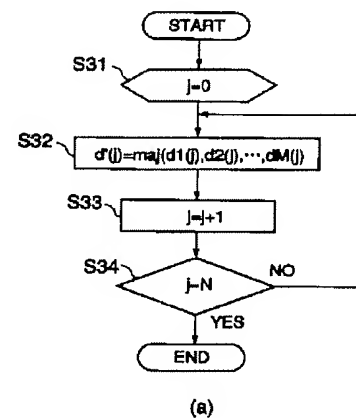
【図1】



【図2】

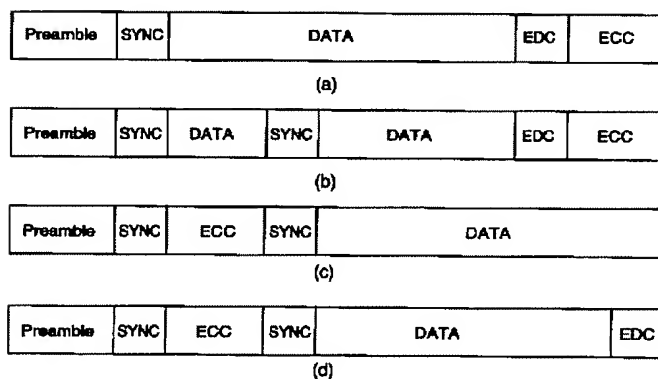


【図6】



(a)

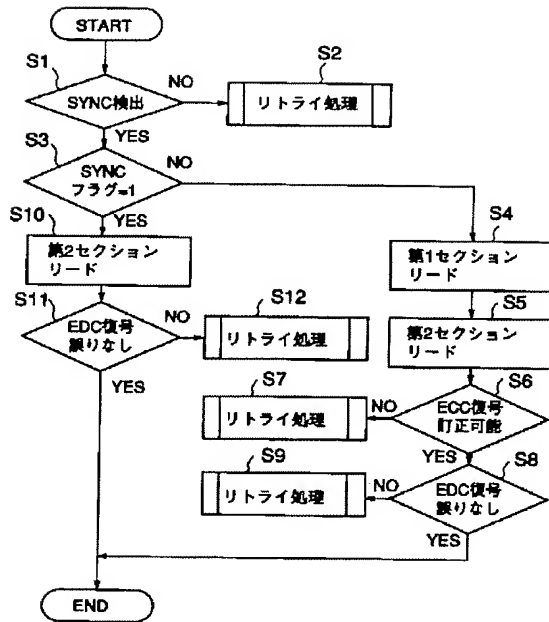
【図3】



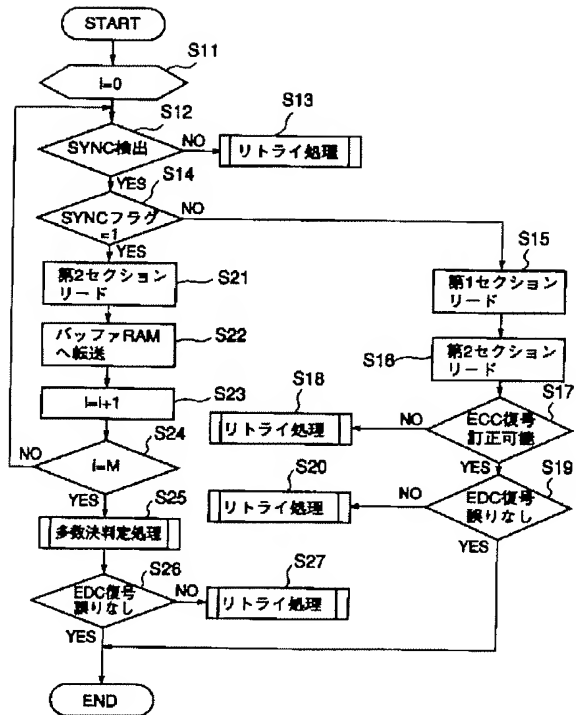
1回目のリードデータ: $d1(1) \sim d1(N)$
 2回目のリードデータ: $d2(1) \sim d2(N)$
 ...
 M回目のリードデータ: $dM(1) \sim dM(N)$
 多数決判定後のリードデータ: $d'(1) \sim d'(N)$
 N: 第2セクションのバイト数
 $\text{maj}(a1, a2, \dots, an)$: 多数決関数、 $a1 \sim an$ のうち最大数を占める値をとる。最大数を占める値が複数存在する場合、それらの中で任意の値をとる

(b)

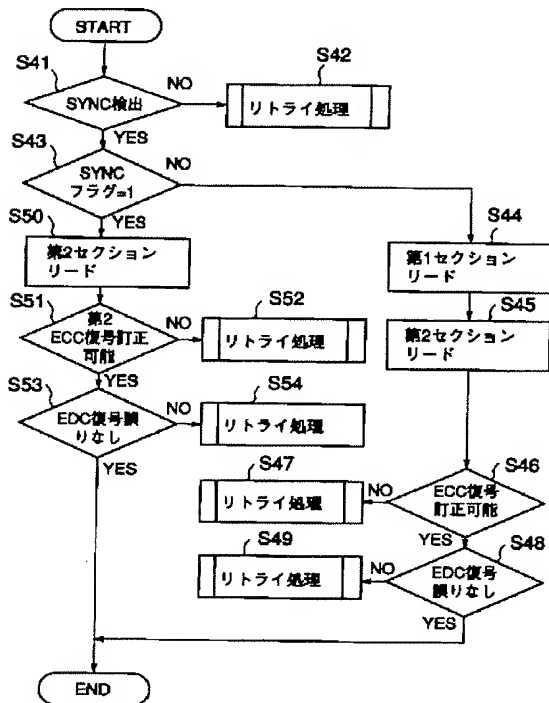
【図4】



【図5】



【図8】



```

graph TD
    START([START]) --> S61[S61: I ← 0]
    S61 --> S62{S62: SYNC検出}
    S62 -- NO --> S63[リトライ処理]
    S62 -- YES --> S64{S64: SYNCフラグ = 1}
    S64 -- YES --> S71[第2セクションリード]
    S71 --> S72[バッファRAMへ転送]
    S72 --> S73[S73: I ← I + 1]
    S73 --> S74{S74: I = M}
    S74 -- YES --> S75[多数決判定処理]
    S75 --> S76{S76: 第2セクションECC復号訂正可能}
    S76 -- YES --> S78{S78: EDC復号誤りなし}
    S78 -- YES --> END([END])
    S78 -- NO --> S79[リトライ処理]
    S76 -- NO --> S77[リトライ処理]
    S64 -- NO --> S65[第1セクションリード]
    S65 --> S66[第2セクションリード]
    S66 --> S67{S67: ECC復号訂正可能}
    S67 -- YES --> S69{S69: EDC復号誤りなし}
    S69 -- YES --> END
    S69 -- NO --> S70[リトライ処理]
    S67 -- NO --> S68[リトライ処理]
  
```

Flowchart illustrating the data reading process (FIG. 1):

- START
- S61: $I \leftarrow 0$
- S62: SYNC検出 (SYNC detection)
- If S62 is NO, go to S63: リトライ処理 (Retreat processing).
- If S62 is YES, go to S64: SYNCフラグ = 1 (SYNC flag = 1)
- If S64 is YES, go to S71: 第2セクションリード (Read 2nd section)
- S71 leads to S72: バッファRAMへ転送 (Transfer to buffer RAM)
- S72 leads to S73: $I \leftarrow I + 1$
- S73 leads to S74: $I = M$
- If S74 is YES, go to S75: 多数決判定処理 (Majority decision processing)
- S75 leads to S76: 第2セクションECC復号訂正可能 (2nd section ECC correction possible)
- If S76 is YES, go to S78: EDC復号誤りなし (EDC correction error none)
- If S78 is YES, go to END.
- If S78 is NO, go to S79: リトライ処理 (Retreat processing).
- If S76 is NO, go to S77: リトライ処理 (Retreat processing).
- If S64 is NO, go to S65: 第1セクションリード (Read 1st section)
- S65 leads to S66: 第2セクションリード (Read 2nd section)
- S66 leads to S67: ECC復号訂正可能 (ECC correction possible)
- If S67 is YES, go to S69: EDC復号誤りなし (EDC correction error none)
- If S69 is YES, go to END.
- If S69 is NO, go to S70: リトライ処理 (Retreat processing).
- If S67 is NO, go to S68: リトライ処理 (Retreat processing).

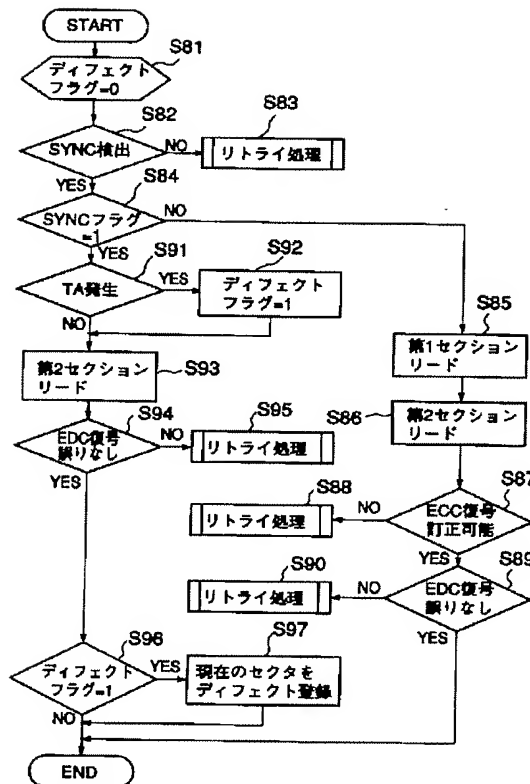
Preamble	SYNC	ECC	SYNC	ECC	DATA	EDC
----------	------	-----	------	-----	------	-----

Preamble	SYNC	ECC	SYNC	DATA	SYNC	DATA	EDC
----------	------	-----	------	------	-------	------	------	-----

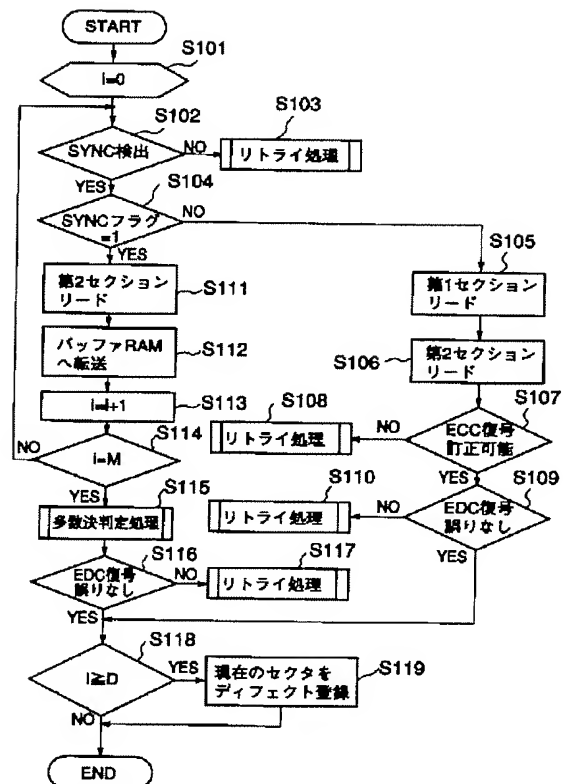
Preamble	SYNC	ECC	Preamble	SYNC	DATA	EDC
----------	------	-----	----------	------	------	-----

(c)

【図11】



【図12】



フロントページの続き

(51) Int. Cl. 7

G 1 1 B 20/18

識別記号

5 7 0

F I

G 1 1 B 20/18

テマコード (参考)

5 7 0 G

(72) 発明者 酒井 裕児

東京都青梅市末広町2丁目9番地 株式会
社東芝青梅工場内

F ターム (参考) 5D031 AA04 EE07 FF03

5D044 BC01 CC04 DE02 DE03 DE32
DE68 GM23 GM26 GM27